

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2002-236264**  
 (43)Date of publication of application : **23.08.2002**

(51)Int.Cl.

**G02B 26/08**  
**H04B 10/02**  
**H04Q 3/52**

(21)Application number : **2001-198936**  
 (22)Date of filing : **29.06.2001**

(71)Applicant : **FUJITSU LTD**  
 (72)Inventor : **TOCHIO YUJI  
 MORI KAZUYUKI**

(30)Priority

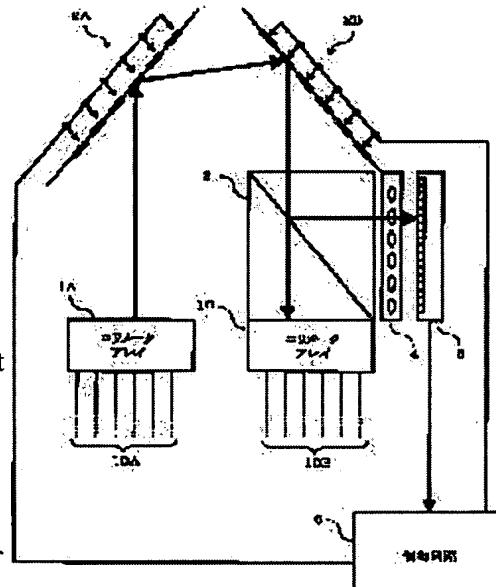
Priority number : **2000373460** Priority date : **07.12.2000** Priority country : **JP**

## **(54) CONTROLLING APPARATUS AND CONTROLLING METHOD OF OPTICAL SWITCHING DEVICE**

### **(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a controlling apparatus of an optical switching device which automatically corrects the angle deviation of a tilt mirror used for an optical switching device, and reduces optical loss, and to provide its controlling method.

**SOLUTION:** The controlling apparatus branches an optical signal reflected by an output side MEMS mirror array 2B by using a beam splitter 3 about a three-dimensional type optical switching device using MEMS mirror arrays 2A and 2B on which a plurality of tilt mirrors which can control the angle of a reflective surface are arranged on a plane. The branched light is received by a CCD image sensor 5 through a lens array 4, and the positional information of the branched light is created. The control circuit 6 compares the positional information with initial positional information which is set in advance in accordance with the target value of the angle of reflective surface of each MEMS mirror, and the arrival position error of an optical signal is detected. The correction control of the angle deviation of the reflective surface of each MEMS mirror is performed on the basis of the error.



### **LEGAL STATUS**

[Date of request for examination] **25.05.2006**

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the

examiner's decision of rejection or application  
converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of  
rejection]  
[Date of requesting appeal against examiner's  
decision of rejection]  
[Date of extinction of right]

(19)日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-236264

(P2002-236264A)

(43)公開日 平成14年8月23日(2002.8.23)

(51) Int.Cl.<sup>7</sup>  
 G 02 B 26/08  
 H 04 B 10/02  
 H 04 Q 3/52

識別記号

F I  
 G 02 B 26/08  
 H 04 Q 3/52  
 H 04 B 9/00

データコード\*(参考)  
 E 2 H 0 4 1  
 Z 5 K 0 0 2  
 T 5 K 0 6 9

審査請求 未請求 請求項の数 5 O L (全 31 頁)

(21)出願番号 特願2001-198936(P2001-198936)  
 (22)出願日 平成13年6月29日(2001.6.29)  
 (31)優先権主張番号 特願2000-373460(P2000-373460)  
 (32)優先日 平成12年12月7日(2000.12.7)  
 (33)優先権主張国 日本 (J P)

(71)出願人 000005223  
 富士通株式会社  
 神奈川県川崎市中原区上小田中4丁目1番  
 1号  
 (72)発明者 柄尾 祐治  
 神奈川県川崎市中原区上小田中4丁目1番  
 1号 富士通株式会社内  
 (72)発明者 森 和行  
 神奈川県川崎市中原区上小田中4丁目1番  
 1号 富士通株式会社内  
 (74)代理人 100078330  
 弁理士 笹島 富二雄

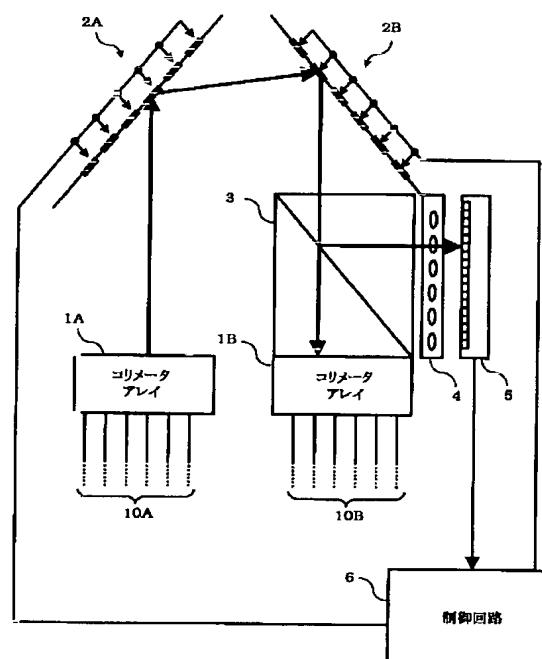
最終頁に続く

(54)【発明の名称】光信号交換器の制御装置および制御方法

(57)【要約】

【課題】光信号交換器に用いられるティルトミラーの角度ずれを自動的に補正して光損失を低減した光信号交換器の制御装置および制御方法を提供する。

【解決手段】本発明による制御装置は、例えば、反射面の角度が制御可能な複数のティルトミラーを平面上に配置したMEMSミラーアレイ2A, 2Bを用いた3次元型の光信号交換器について、出力側MEMSミラーアレイ2Bで反射された光信号をビームスプリッタ3で分岐し、該分岐光をレンズアレイ4を介してCCDイメージセンサ5で受光して分岐光の位置情報を生成し、該位置情報と、各MEMSミラーの反射面の角度の目標値に対応させて予め設定した初期位置情報を制御回路6で比較して光信号の到達位置の誤差を検出し、その誤差を基に各MEMSミラーの反射面の角度ずれを補正制御するものである。



(2) 002-236264 (P2002-236264A)

**【特許請求の範囲】**

【請求項1】反射面の角度が制御可能な複数のティルトミラーを平面上に配置した第1ミラーアレイおよび第2ミラーアレイを有し、入力された光信号を前記第1ミラーアレイおよび前記第2ミラーアレイで順次反射して特定の位置から出力する光信号交換器について、前記第1ミラーアレイおよび前記第2ミラーアレイの各ティルトミラーの反射面の角度を制御する制御装置であって、前記第2ミラーアレイで反射された光信号の出力状態を検出する出力光検出手段と、該出力光検出手段の検出結果に基づいて、前記第1ミラーアレイおよび前記第2ミラーアレイの前記光信号を反射した各ティルトミラーの反射面の角度を判断し、該各角度が予め設定した目標値に近づくように前記各ティルトミラーの反射面の角度を補正制御する角度制御手段と、を備えて構成されたことを特徴とする光信号交換器の制御装置。

【請求項2】請求項1に記載の制御装置であって、前記出力光検出手段は、前記第2ミラーアレイで反射された光信号の一部を分岐する光分岐部と、該光分岐部からの分岐光を2次元の領域を有する受光面で受光して、前記分岐光についての位置情報を生成する位置情報生成部と、を有し、

前記角度制御手段は、前記位置情報生成部からの位置情報と、前記各ティルトミラーの反射面の角度の目標値に対応させて予め設定した初期位置情報を比較することで、前記光信号の到達位置の誤差を検出する位置差分検出部と、該位置差分検出部で検出された到達位置の誤差を基に、前記各ティルトミラーの反射面の角度ずれを算出して補正角度を演算する演算処理部と、該演算処理部で演算された補正角度に従って前記各ティルトミラーの反射面の角度を制御する補正制御部と、を有することを特徴とする光信号交換器の制御装置。

【請求項3】請求項1に記載の制御装置であって、前記出力光検出手段は、前記特定の位置から出力される光信号のパワーを検出する光パワー検出部を有し、前記角度制御手段は、前記第1ミラーアレイの各ティルトミラーの反射面の角度を一定の制御方向に段階的に変化させる第1ミラードライバ部と、前記第2ミラーアレイの各ティルトミラーの反射面の角度を一定の制御方向に段階的に変化させる第2ミラードライバ部と、前記第1ミラードライバ部および前記第2ミラードライバ部の少なくとも一方により反射面の角度を変化させた時の直前および直後に前記光パワー検出部で検出される出力光パワーの各値を比較し、該比較結果を基に前記第1ミラードライバ部および前記第2ミラードライバ部における各制御方向を決定して、前記光パワー検出部で検出される出力光パワーが増大するよう前記各ティルトミラーの反射面の角度をフィードバック制御する比較制御部と、を有することを特徴とする光信号交換器の制御装置。

【請求項4】請求項3に記載の制御装置であって、前記比較制御部は、前記第1ミラードライバ部および前記第2ミラードライバ部に対して、制御対象となる各ティルトミラーの反射面の角度に関する初期値をそれぞれ与えることを特徴とする制御装置。

【請求項5】反射面の角度が制御可能な複数のティルトミラーを平面上に配置した第1ミラーアレイおよび第2ミラーアレイを有し、入力された光信号を前記第1ミラーアレイおよび前記第2ミラーアレイで順次反射して特定の位置から出力する光信号交換器について、前記第1ミラーアレイおよび前記第2ミラーアレイの各ティルトミラーの反射面の角度を制御する方法であって、前記第2ミラーアレイで反射された光信号の出力状態を検出する出力光検出過程と、該出力光検出過程の検出結果に基づいて、前記第1ミラーアレイおよび前記第2ミラーアレイの前記光信号を反射した各ティルトミラーの反射面の角度を判断し、該各角度が予め設定した目標値に近づくように前記各ティルトミラーの反射面の角度を補正制御する角度制御過程と、を含んでなることを特徴とする光信号交換器の制御方法。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は、光信号交換器における切り替え制御技術に関し、特に、マイクロマシン（MEMS：Micro Electric Mechanical System）技術による反射型のティルトミラーを用いた光信号交換器の制御装置および制御方法に関する。

**【0002】**

【従来の技術】近年、インターネット等におけるトラフィックの増加に伴って光ネットワークの需要が高まっている。このような状況において、高速・大容量のデータを光信号のままで切り替える光信号交換器の導入が注目されている。高速・大容量の光信号交換器を実現するための従来の技術としては、例えば、光ファイバをメカニカルに切り替える方式や導波路を組み合わせた方式などが主流であった。しかし、このような従来の技術においては多段構成を採用する必要があったため、光信号交換器内の光損失が非常に大きく、また、チャネル数の増大に対応することにも限界があり、数10チャネル以上に対応した光信号交換器の実現は困難であった。

【0003】上記のような状況において、マイクロマシン（MEMS）技術を応用して作製したティルトミラー（以下、MEMSミラーと呼ぶ）を用いた光スイッチは、小型化、波長無依存および偏波無依存などの点で他のスイッチに比べて優位性があり注目されている。特に、例えば図4に示すように、複数のコリメータを2次元に配置した2つのコリメータアレイ1A、1Bと、複数のMEMSミラーを2次元に配置した2つのMEMSミラーアレイ2A、2Bを組み合わせて構成した3次

## (3) 002-236264 (P2002-236264A)

元型の光信号交換器は、光損失の低減、大容量化および多チャンネル化が実現可能であるという点で期待されている。

## 【0004】

【発明が解決しようとする課題】しかしながら、上記のようなMEMSミラーアレイ2A、2Bを用いた3次元型の光信号交換器では、MEMSミラーの角度ずれにより、出力側のコリメータに接続された出力光ファイバに対して光信号がずれて入射してしまう可能性があり、光信号交換器内の光損失を大きくする要因になる。

【0005】図46は、上記の内容を模式的に示した図であって、(A)は光信号交換器内における光信号の入力点から出力点までの光路の一例を示した平面図、

(B)は光信号が出力光ファイバに入射する各状態を示した平面図である。なお、図46では、光信号交換器内の光路の様子を分かり易く示すために、出入力コリメータの表示を省略している。

【0006】図46において、出力側MEMSミラーで反射された光線は、(B)の「OK」で示すように、出力光ファイバのコアの部分に垂直に入る必要があり、(B)の「NG1」または「NG3」で示すように、コアから外れたり、(B)の「NG2」で示すように、コアに対して斜めに入ったりしてはならない。このような出力光ファイバへの光信号の結合不良は、たとえ入出力ポートが決まっていて入力側および出力側の各MEMSミラーについての制御すべき角度がそれぞれ既知の数値であったとしても、僅かな角度ずれによって生じるものである。具体的には、MEMSミラーの角度が0.05°程度ずれることで数dBの光損失が発生する。各MEMSミラーの角度ずれは、各々のミラーについてその角度に対応した光信号のパワーを個別にモニタすることが不可能であるため、1組のMEMSミラーについてどちらがどれだけずれているのかを判別することが困難である。

【0007】上記のようなMEMSミラーの角度ずれを補正するためには、例えば、出力側のMEMSミラーからコリメータに伝搬する光信号の光線位置情報をCCDイメージセンサ等を用いて検出する方法が考えられる。しかし、この方法では、前述の図46(B)における「OK」と「NG2」の差、または、「NG1」と「NG3」の差を容易に検出できない、すなわち、光線の入射角度情報を検出しにくいという欠点がある。特に、「NG2」の状態では、正しく光線が出力されているのかどうかの判断が困難である。

【0008】また、MEMSミラーの角度ずれを補正するための他の方法として、例えば、出力光ファイバに結合された光信号のパワーをモニタし、そのモニタ結果を基に各MEMSミラーの角度をフィードバック制御する方法も考えられる。しかし、このような方法では、光信号交換器に入力される複数のチャネルについての光パワ

ーのばらつき等によって、チャネルごとの光パワー目標値が一定に定まらないため、モニタした光パワーが予め設定した初期値になるように各MEMSミラーの角度をフィードバック制御するといった方式を取ることができない。また、現在モニタしている光パワーが最大値であるかどうかを見極めることも困難であるので、上記のようなフィードバック制御の実現は容易ではない。

【0009】本発明は上記の点に着目してなされたもので、MEMSミラーの角度ずれを自動的に補正して光損失の低減を図った光信号交換器の制御装置および制御方法を提供することを目的とする。

## 【0010】

【課題を解決するための手段】上記の目的を達成するため、本発明による光信号交換器の制御装置は、反射面の角度が制御可能な複数のティルトミラーを平面上に配置した第1ミラーアレイおよび第2ミラーアレイを有し、入力された光信号を第1、2ミラーアレイで順次反射して特定の位置から出力する光信号交換器について、第1、2ミラーアレイの各ティルトミラーの反射面の角度を制御する制御装置であって、第2ミラーアレイで反射された光信号の出力状態を検出する出力光検出手段と、該出力光検出手段の検出結果に基づいて、第1、2ミラーアレイの光信号を反射した各ティルトミラーの反射面の角度を判断し、該各角度が予め設定した目標値に近づくよう各ティルトミラーの反射面の角度を補正制御する角度制御手段と、を備えて構成されるものである。

【0011】かかる構成では、いわゆる3次元型の光信号交換器について、出力側に位置する第2ミラーアレイで反射された光信号の到達位置や光パワーなどに関する出力情報が出力光検出手段で検出される。そして、出力光検出手段の検出結果が角度制御手段に送られ、角度制御手段では、光信号を順次反射した各ティルトミラーの反射面の角度が出力光検出手段からの検出結果に基づいて判断され、各角度の目標値からのずれを補正する制御が行われるようになる。これにより、低光損失、かつ、高精度の光信号交換器を実現することができるようになる。

【0012】上記の制御装置についての1つの態様として、出力光検出手段は、第2ミラーアレイで反射された光信号の一部を分岐する光分岐部と、該光分岐部からの分岐光を2次元の領域を有する受光面で受光して、分岐光についての位置情報を生成する位置情報生成部と、を有し、角度制御手段は、位置情報生成部からの位置情報と、各ティルトミラーの反射面の角度の目標値に対応させて予め設定した初期位置情報を比較することで、光信号の到達位置の誤差を検出する位置差分検出部と、該位置差分検出部で検出された到達位置の誤差を基に、各ティルトミラーの反射面の角度ずれを算出して補正角度を演算する演算処理部と、該演算処理部で演算された補正角度に従って各ティルトミラーの反射面の角度を制御

## (4) 002-236264 (P2002-236264A)

する補正制御部と、を有するようにしてもよい。

【0013】かかる構成では、第2ミラーアレイで反射された光信号についての位置情報が検出されるようになり、その位置情報と予め設定した初期位置情報を比較することにより出力光の到達位置の誤差が検出され、該誤差を基にして各ティルトミラーの反射面の角度ずれが算出されて補正角度が演算される。そして、演算した補正角度に従って各ティルトミラーの反射面の角度が制御されるようになる。

【0014】上記の制御装置についての他の態様として、出力光検出手段は、特定の位置から出力される光信号のパワーを検出する光パワー検出部を有し、角度制御手段は、第1ミラーアレイの各ティルトミラーの反射面の角度を一定の制御方向に段階的に変化させる第1ミラー駆動部と、第2ミラーアレイの各ティルトミラーの反射面の角度を一定の制御方向に段階的に変化させる第2ミラー駆動部と、第1、2ミラー駆動部の少なくとも一方により反射面の角度を変化させた時の直前および直後に光パワー検出部で検出される出力光パワーの各値を比較し、該比較結果を基に第1、2ミラー駆動部における各制御方向を決定して、光パワー検出部で検出される出力光パワーが増大するように各ティルトミラーの反射面の角度をフィードバック制御する比較制御部と、を有するようにしてもよい。

【0015】かかる構成では、第2ミラーアレイで反射されて特定の位置から出力される光信号のパワーが検出され、その出力光パワーの変化が、第1、2ミラー駆動部の少なくとも一方により反射面の角度を変化させた時の前後で比較され、その比較結果に基づいて第1、2ミラー駆動部における各制御方向が決定されて、以降、検出される出力光パワーが増大するように各ティルトミラーの反射面の角度がフィードバック制御されるようになる。

【0016】また、上記の制御装置について、比較制御部は、第1ミラー駆動部および第2ミラー駆動に対して、制御対象となる各ティルトミラーの反射面の角度に関する初期値をそれぞれ与えるようにしてもよい。このような構成では、各ティルトミラーの反射面角度について初期値が与えられることにより、ミラー調整速度の向上が図られるようになる。

【0017】本発明による光信号交換器の制御方法は、反射面の角度が制御可能な複数のティルトミラーを平面上に配置した第1ミラーアレイおよび第2ミラーアレイを有し、入力された光信号を第1、2ミラーアレイで順次反射して特定の位置から出力する光信号交換器について、第1、2ミラーアレイの各ティルトミラーの反射面の角度を制御する方法であって、第2ミラーアレイで反射された光信号の出力状態を検出する出力光検出過程と、該出力光検出過程の検出結果に基づいて、第1、2ミラーアレイの光信号を反射した各ティルトミラーの反

射面の角度を判断し、該各角度が予め設定した目標値に近づくように各ティルトミラーの反射面の角度を補正制御する角度制御過程と、を含んでなる方法である。

## 【0018】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。図1は、本発明の第1実施形態にかかる光信号交換器の制御装置の全体構成を示す概略図である。図1において、第1実施形態の全体構成は、例えば、上述の図4.5に示した従来の構成と同様に、複数のコリメータを2次元に配置した2つのコリメータアレイ1A、1Bと、該各コリメータアレイ1A、1Bの各々のコリメータに対応した複数のMEMSミラーを2次元に配置した2つのMEMSミラーアレイ2A、2Bとを組み合わせて構成した3次元型の光信号交換器について、光分岐部としてのビームスプリッタ3と、レンズアレイ4と、位置情報生成部としてのCCDイメージセンサ5と、角度制御手段としての制御回路6とを備えた制御装置を設けたものである。なお、ここでは、MEMSミラーアレイ2Aが第1ミラーアレイに相当し、MEMSミラーアレイ2Bが第2ミラーアレイに相当する。

【0019】光信号交換器のコリメータアレイ1Aには、各コリメータに対応させて複数の光ファイバを2次元に配置した入力光ファイバアレイ10Aが接続され、各入力光ファイバから出射された光が各々のコリメータを通過して平行光となりMEMSミラーアレイ2Aに向けて送られる。また、コリメータアレイ1Bにも、各コリメータに対応させて複数の光ファイバを2次元に配置した出力光ファイバアレイ10Bが接続され、MEMSミラーアレイ2Bで反射された光が、各コリメータを通過して各々の出力光ファイバに結合される。

【0020】MEMSミラーアレイ2Aは、各MEMSミラーの鏡面が配列された平面の法線方向が、コリメータアレイ1Aから送られてくる光信号の伝搬方向（光軸方向）に対して非平行となるように傾けて配置される。また、MEMSミラーアレイ2Bは、MEMSミラーアレイ2Aの各MEMSミラーで反射された光を対応するMEMSミラーで再度反射してコリメータアレイ1Bに導く所要の位置に配置される。各MEMSミラーアレイ2A、2Bに配置される各々のMEMSミラーは、マイクロマシン（MEMS）技術を応用して作製した公知のマイクロティルトミラーであって、具体的には、例えばトーションバーにより支持され上面にミラーが形成された可動板をシリコン基板に一体に設け、該可動板を電磁力によりトーションバーを軸にして回動させることでミラーの振角を可変制御するものである。

【0021】制御装置のビームスプリッタ3は、ここでは、光信号交換器の出力側に位置するMEMSミラーアレイ2Bとコリメータアレイ1Bの間に挿入され、MEMSミラーアレイ2Bからコリメータアレイ1Bに送られる光信号の一部を分岐してレンズアレイ4に送る。レ

## (5) 002-236264 (P2002-236264A)

ンズアレイ4は、ビームスプリッタ3からの分岐光をCCDイメージセンサ5の受光面に集光させる複数のレンズが2次元に配置されたものである。CCDイメージセンサ5は、レンズアレイ4を通過した光を受光して位置情報を生成し、その位置情報を制御回路6に伝える。なお、ここでは、光信号の位置情報を得る手段としてCCDイメージセンサ5を用いるようにしたが、本発明はこれに限らず、所要の分解能で光信号の位置情報を得ることができる各種センサ（例えば、複数の受光素子を配列して構成したセンサなど）を利用することができる。

制御回路6は、CCDイメージセンサ5からの位置情報に基づいて、入力側および出力側の各MEMSミラーの角度ずれを算出して補正角度を演算し、その結果を各MEMSミラーアレイ2A、2Bの角度制御にフィードバックして補正を行う。

【0022】図2は、制御回路6の具体的な機能構成の一例を示すブロック図である。図2の構成例では、CCDイメージセンサ5にてモニタされた位置情報が、位置情報記憶部6Aに書き込まれる。位置情報記憶部6Aの具体的な構成としては、例えば図3に示すように、後段で実行される位置情報の比較処理を考慮して、FIFO(First In First Out)方式のデータ処理に対応した構成とし、ここでは、各軸(X軸、Y軸)ごとに位置情報を切り出して保存する方式を採用している。

【0023】また、初期位置情報記憶部6Bには、出力側の各コリメータにそれぞれ対応させて予め設定された初期位置情報が記憶されている。この初期位置情報記憶部6Bの具体的な構成も、例えば、上記位置情報記憶部6Aの構成と同様にFIFO方式のデータ処理に対応した構成とし、ここでは、各軸(X軸、Y軸)ごとに初期位置情報を切り出して保存する方式を採用している。具体的な初期位置情報としては、例えば、図4に示すようなMEMSミラーアレイ2A、2Bの配置において、すべてのMEMSミラーを非駆動状態（電気的な印加がなく傾斜角度が0度となる状態）としたときの光結合状態が初期位置情報記憶部6Bに記憶される。このような状態では、出力側の各MEMSミラーで反射された光信号が、前述の図46(B)に示した「OK」の状態で対応する出力光ファイバに結合することになる。なお、本発明における初期位置情報は、上記のような設定状態に限定されるものではなく、光信号が出力光ファイバのコアの部分に垂直に入射するような任意の状態を設定することが可能である。

【0024】図2に示す位置差分検出部(X軸)6Cは、位置情報記憶部6Aおよび初期位置情報記憶部6Bに記憶されたX軸についての位置情報および初期位置情報をそれぞれ読み出して各々の情報を比較することで、CCDイメージセンサ5でモニタされた光信号についての初期位置に対する位置ずれDxを検出し、その検出結果を演算処理部6Jに出力する。また、これと同様にし

て位置差分検出部(Y軸)6Dも、Y軸についての位置情報および初期位置情報をそれぞれ読み出して比較することで位置ずれDyを検出して演算処理部6Jに出力する。

【0025】各軸についての位置ずれDx、Dyを検出する具体的な方法としては、例えば図5に示すように、位置情報記憶部6Aおよび初期位置情報記憶部6Bに記憶された対応する位置についての情報を同時に読み出し、位置情報記憶部6Aからの位置情報を論理反転させて各々の情報の論理積を演算し、該演算結果のビット数をカウントで計数することで位置ずれDx、Dyを検出することができる。なお、図5には、X軸方向について位置ずれDxを検出する方法を例示したが、Y軸方向についてもX軸方向の場合と同様にして位置ずれDyを検出することができる。また、本発明における光信号の位置ずれを検出する方法は、上記の一例に限られるものではなく、公知の画像処理技術を用いて位置ずれを検出することができる。

【0026】D/A変換部(X軸)6EおよびD/A変換部(Y軸)6Fは、後述する演算処理部6Jからの出力信号をD/A変換した後に、各MEMSミラードライバ6G、6Hにそれぞれ出力する。MEMSミラードライバ6Gは、入力側MEMSミラーアレイ1Aの各MEMSミラーに対し、各D/A変換部6E、6Fからの出力信号に応じた電圧信号を印加して、各々のMEMSミラーの角度を駆動制御する。MEMSミラードライバ6Hは、出力側MEMSミラーアレイ1Bの各MEMSミラーに対し、各D/A変換部6E、6Fからの出力信号に応じた電圧信号を印加して、各々のMEMSミラーの角度を駆動制御する。

【0027】印加電圧読み取り部6Iは、各MEMSミラードライバ6G、6Hによって駆動される各MEMSミラーアレイ1A、1Bへの印加電圧値を、各軸方向についてそれぞれ読み取って演算処理部6Jに送る。演算処理部6Jは、位置差分検出部(X軸)6Cおよび位置差分検出部(Y軸)6Dで検出された位置ずれDx、Dyと、印加電圧読み取り部6Iで読み取られた印加電圧値とを基に、入力側および出力側の各MEMSミラーについての角度ずれを算出して補正角度を演算し、その演算結果を各D/A変換部6E、6Fを介して各々のMEMSミラードライバ6G、6Hにフィードバックして各MEMSミラーの角度ずれを補正する。

【0028】ここで、演算処理部6Jで実行される演算処理について説明する。ただし、ここでは前述の図4に示したようなコリメータアレイ1A、1BおよびMEMSミラーアレイ2A、2Bの配置を想定し、X軸方向についての角度ずれの演算方法を具体的に説明することにする。なお、Y軸方向についての角度ずれの演算方法は、X軸方向の場合と同様であるため説明を省略する。

【0029】まず、図6(A)に示すように、入力側の

## (6) 002-236264 (P2002-236264A)

コリメータアレイ1AからMEMSミラーアレイ2Aに送られる光信号の入力点をINとし、その入力点INからの光信号を反射する入力側のMEMSミラーを2aとする。また、MEMSミラー2aからの光を再度反射する出力側のMEMSミラーを2bとし、このMEMSミラー2bで反射された光が出力光ファイバのコアの部分に垂直に入射する光結合状態を考えたときのCCDイメージセンサ5上の到達点をOUTとする。さらに、MEMSミラー2aからMEMSミラー2bまでの距離をL1とし、MEMSミラー2bからCCDイメージセンサ5までの距離をL2とする。なお、図6(A)には、X軸方向(Y軸に垂直な平面)について、CCDイメージセンサ5上の到達点OUTをMEMSミラー2bで反射された光の伝搬方向に投影した状態が示してある。また、各距離L1, L2は、各ミラーの反射面のサイズに

$$D = L_1 \times \tan 2\alpha + L_2 \times \tan 2(\alpha - \beta) \quad \dots (1)$$

ここで、各MEMSミラー2a, 2bのずれ角度 $\alpha$ ,  $\beta$ は、実際の使用状態を考慮すると非常に小さくなることが想定されるので( $|\alpha|, |\beta| \ll 1$ )、上記(1)式の関係は次の(1)'式に近似することが可能である。

$$D = L_1 \times 2\alpha + L_2 \times 2(\alpha - \beta) \quad \dots (1)'$$

上記(1)'式について、距離L1, L2は、各MEMSミラー2a, 2bの配置が決定されれば既知の値を設定することができる。従って、各MEMSミラー2a, 2bのずれ角度 $\alpha$ ,  $\beta$ は、上記(1)'式の関係を基に、位置差分検出部(X軸)6Cで検出される位置ずれ $D_x$ の値とを用いて、次に示すような手順に従って算出することが可能になる。

【0032】まず始めに、MEMSミラー2bの角度を

$$L_1 \times \tan 2\alpha = L_2 \times \tan \gamma = L_2 \times \tan \{2\theta_B - 2(\alpha - \beta)\}$$

;

$$L_1 : L_2 = \tan \{2\theta_B - 2(\alpha - \beta)\} : \tan 2\alpha \quad \dots (2)$$

ここで、 $|\alpha|, |\beta| \ll 1$ とすると、上記(2)式の関係は次の(2)'式に近似することが可能である。

【0034】

$L_1 : L_2 = 2\theta_B - 2(\alpha - \beta) : 2\alpha \quad \dots (2)'$   
次に、MEMSミラー2bの角度を元の状態(角度 $\beta$ だけずれた状態)に戻した後、今度は、MEMSミラー2aの角度を調整して、光信号のCCDイメージセンサ5上の到達位置が目標到達点OUTに一致するような状態をつくる。具体的には、前述したMEMSミラー2bの場合と同様にして、位置差分検出部(X軸)6Cで検出される位置ずれ $D_x$ の値が0となるまで、MEMSミラ

$$L_1 \times \tan 2(\alpha - \theta_A) = L_2 \times \tan \gamma'$$

$$= L_2 \times \tan \{2\theta_A - 2(\alpha - \beta)\}$$

$$L_1 : L_2 = \tan \{2\theta_A - 2(\alpha - \beta)\} : \tan 2(\alpha - \theta_A) \quad \dots (3)$$

)

ここで、 $|\alpha|, |\beta| \ll 1$ とすると、上記(3)式の関係は次の(3)'式に近似することが可能である。

比べて十分に長いため、各ミラーの角度が変化しても有意な誤差は生じないものとする。

【0030】上記のような状態において、図6(A)に示すように、MEMSミラー2aの振角が予め設定された所定値から角度 $\alpha$ だけずれ、また、MEMSミラー2bの振角が予め設定された所定値から角度 $\beta$ だけずれた場合を考えると、各MEMSミラー2a, 2bで反射された光信号は、CCDイメージセンサ5上の到達点OUTから距離Dだけずれた位置で受光されることになる。MEMSミラー2aの反射点からCCDイメージセンサ5上の到達点までの光信号の軌跡は、図6(B)に示す幾何学的な関係と等価であり、位置ずれDは、距離L1, L2およびずれ角度 $\alpha$ ,  $\beta$ を用いて次の(1)式で表すことができる。

【0031】

調整して、光信号のCCDイメージセンサ5上の到達位置が目標到達点OUTに一致するような状態をつくる。具体的には、位置差分検出部(X軸)6Cで検出される位置ずれ $D_x$ の値が0となるまで、MEMSミラー2bの角度を強制的にずらして行く。図7(A)は上記のような状態を図6(A)の場合と同様にして示したものであり、図7(B)は幾何学的に等価な関係を示したものである。このとき、MEMSミラー2bについて調整した(ずらした)角度 $\theta_B$ は、印加電圧読み取り部6Iからの出力情報を基に、MEMSミラードライバ6Hにおける印加電圧変化量をモニタすることで分かる。また、このような状態においては、図7(B)の幾何学的な関係より、次の(2)式が成立する。

【0033】

$$L_1 \times \tan \{2\theta_B - 2(\alpha - \beta)\} : \tan 2\alpha \quad \dots (2)$$

$-2a$ の角度を強制的にずらして行く。図8(A)は上記のような状態を図6(A)の場合と同様にして示したものであり、図8(B)は幾何学的に等価な関係を示したものである。このとき、MEMSミラー2aについて調整した(ずらした)角度 $\theta_A$ も、前述したMEMSミラー2bの場合と同様にして、印加電圧読み取り部6Iからの出力情報を基に、MEMSミラードライバ6Gにおける印加電圧変化量をモニタすることで分かる。また、このような状態においては、図8(B)の幾何学的な関係より、次の(3)式が成立する。

【0035】

$$L_1 \times \tan 2(\alpha - \theta_A) = L_2 \times \tan \gamma'$$

$$= L_2 \times \tan \{2\theta_A - 2(\alpha - \beta)\}$$

$$L_1 : L_2 = \tan \{2\theta_A - 2(\alpha - \beta)\} : \tan 2(\alpha - \theta_A) \quad \dots (3)$$

【0036】

(7) 002-236264 (P2002-236264A)

$$L_1 : L_2 = 2\theta_A - 2(\alpha - \beta) : 2(\alpha - \theta_A) \dots (3)$$

このようにして得られた(2)'式および(3)'式の関係を基に、未知数 $\alpha$ および $\beta$ に関する連立方程式を解くことで、各MEMSミラー2a, 2bについてのずれ角度 $\alpha$ ,  $\beta$ がそれぞれ算出される。そして、ずれ角度 $\alpha$ ,  $\beta$ が補正されるように各MEMSミラードライバ6G, 6Hにおける印加電圧を決定する制御信号が生成され、該制御信号が各D/A変換部6E, 6Fを介して各々のMEMSミラードライバ6G, 6Hに送られて、各MEMSミラー2a, 2bの角度補正が行われる。

【0037】上記のような一連の手順に従って、MEMSミラーアレイ2A, 2Bの各MEMSミラーの組み合わせごとに、X軸方向およびY軸方向についての角度ずれの補正を行うことで、各MEMSミラーアレイ2A, 2Bで反射された光信号は、出力側のコリメータアレイ1Bを介して対応する出力光ファイバのコア部分に垂直に入射するようになる。

【0038】このように第1実施形態によれば、各MEMSミラーアレイ2A, 2Bで反射された光信号についての位置情報をCCDイメージセンサを用いて検出し、その位置情報を基に入力側および出力側の各MEMSミラーのずれ角度を自動的に補正するようにしたこと、低光損失、かつ、高精度の光信号交換器を実現することができる。これにより、小型で大容量の光交換機や光スイッチの開発が可能になる。

【0039】なお、上述した第1実施形態における各MEMSミラーのずれ角度の補正方法については、制御開始時の状態において、位置差分検出部6C, 6Dで検出される位置ずれが発生していない( $D_x, D_y = 0$ )場合には、各MEMSミラーの角度を強制的にずらして角度 $\theta_A$ ,  $\theta_B$ を得ることが不可能であり、かつ、出力光ファイバのコアに対して光信号が垂直に入射されているのか(図46(B)における「OK」の状態)、斜めに入射されているのか(図46(B)における「NG2」の状態)を判別することが困難である。

【0040】このような場合には、例えば図9の等価図に示すように、入力側および出力側の各MEMSミラー2a, 2bの補正角度を $\alpha'$ ,  $\beta'$ とし、該各補正角度 $\alpha'$ ,  $\beta'$ を、次の(4)式の関係を満たす任意の角度で同時に動かしてみると、出力光ファイバへの光信号の入射状態を判別することが可能である。

$$\alpha' : \beta' = L_2 : L_1 + L_2 \dots (4)$$

すなわち、補正角度 $\alpha'$ ,  $\beta'$ を同時に動かしても、位置差分検出部6C, 6Dで有意な位置ずれが検出されなければ、出力光ファイバのコアに対して光信号が垂直に入射していると判断できるため、このような場合には、各MEMSミラー2a, 2bの角度を初めの状態に戻せばよい。一方、補正角度 $\alpha'$ ,  $\beta'$ を同時に動かすことで、新たに位置ずれが検出されれば、出力光ファイバのコアに対して光信号が斜めに入っていると判断できるの

で、このような場合には、位置ずれが検出された状態を基に、上述した第1実施形態における補正方法に従って各MEMSミラーの角度補正を行えばよい。

【0041】また、制御開始時の状態で位置ずれが発生していない場合の他の対処方法としては、出力側のMEMSミラーのみを動かすことでも、出力光ファイバへの光信号の入射状態を判別することが可能である。具体的には、出力光ファイバのコアに対して光信号が垂直に入射されている状態であれば、出力側MEMSミラーの補正角度 $\beta'$ と、位置差分検出部で検出される位置ずれDとの関係は、次の(5)式に従うことになる。

【0042】

$$D = L_2 \times \tan 2\beta' = L_2 \times 2\beta' \dots (5)$$

従って、出力側MEMSミラーの角度を変化させたときに位置差分検出部で検出される位置ずれDが、上記(5)式の関係に従って変化しない場合には、出力光ファイバのコアに対して光信号が斜めに入っていることになるので、このような場合には、位置ずれの生じた状態を基に、上述した第1実施形態における補正方法に従って各MEMSミラーの角度補正を行えばよい。

【0043】さらに、出力光ファイバのコアに対する光信号の入射状態は、CCDイメージセンサで得られる画像を基に判別することも可能である。すなわち、CCDイメージセンサで得られる画像は、例えば図10の下段に示すように、光信号の各入射状態(OK, NG1～NG3)に応じて変化するので、制御開始時の状態で位置ずれが発生していない場合、CCDイメージセンサの画像は「OK」または「NG2」にあるように図形的な差異が生じることになる。この図形的な差異を判別することは公知の画像処理技術を適用することにより実現可能である。

【0044】具体的な画像処理方法としては、例えば図11に示すように、位置情報記憶部6Aおよび初期位置情報記憶部6Bに記憶された各情報をシリアルに読み出し、位置情報記憶部6A側からの位置情報はシフトレジスタを介して排他的論理回路に入力し、初期位置情報記憶部6B側からの初期位置情報はそのまま排他的論理回路に入力する。そして、排他的論理回路からの出力がすべてローレベルとなれば、初期位置情報で表される図形とCCDイメージセンサで得られた画像の図形とが一致していることになる。

【0045】上記のような画像処理によって「NG2」の状態が判別されれば、該当するMEMSミラーの角度を変化させて位置差分検出部で有意な位置ずれが検出される状態をつくり、上述した第1実施形態における補正方法に従って各MEMSミラーの角度補正を行えばよい。加えて、CCDイメージセンサで得られる画像を用いて、出力光ファイバのコアに対する光信号の入射状態を判別するようにした場合には、上述した第1実施形

(8) 002-236264 (P2002-236264A)

態における補正方法の簡略化を図ることも可能になる。

【0046】すなわち、図10において、出力光ファイバに対して光信号が垂直に入射している「OK」の状態と、光信号が垂直には入射しているが位置ずれを起こしている「NG1」の状態とでは、CCDイメージセンサ5の画像が图形的に同じになる。従って、位置差分検出部で有意な位置ずれが検出されていて、かつ、画像処理により垂直方向の入射が検出された場合には、「NG1」の状態を判別できる。この「NG1」の状態は、図12に示すように、入力側のMEMSミラー2aのずれ角度 $\alpha$ と、出力側のMEMSミラー2bのずれ角度 $\beta$ とかなり一致している( $\alpha = \beta$ )ことになる。この $\alpha = \beta$ の状態に着目すると、各々のMEMSミラー2a, 2bを同一角度で動かしながらずれの補正を行うことが可能になる。具体的には、各MEMSミラー2a, 2bの補正角度 $\alpha' = \beta'$ は、上述の(1)'式より、位置差分検出部で検出される位置ずれDを用いて次の(6)式で表すことができる。

## 【0047】

$$\alpha' = \beta' = L_1 / (2 \times D) \quad \dots (6)$$

これにより、上述した(2)'式および(3)'式の連立方程式を解くという処理を実行しなくとも、位置差分検出部の検出結果に応じて補正角度を決定することができる。また、第1実施形態における各MEMSミラーのずれ角度の補正方法の簡略化という点については、次のような応用も可能である。

【0048】例えば、各MEMSミラーアレイ2A, 2BおよびCCDイメージセンサ5の配置について、 $L_1 \ll L_2$ の関係が成り立つようであれば、上述した(1)'式に示した関係はさらに次の(1)''式に近似することが可能である。

$$D = 2(\alpha - \beta) \times L_2 \quad \dots (1)''$$

このような場合には、出力側MEMSミラーアレイ2Bの各MEMSミラーについてのみ角度ずれを補正制御することで、簡易的に光損失の低減を実現することが可能である。なお、上記の場合には、出力側MEMSミラーの補正角度 $\beta'$ として、 $\beta' = \alpha - \beta = D / (2 \times L_2)$ を与えるべきである。

【0049】また例えば、 $L_1 \ll L_2$ の関係が成り立つようであれば、上述した(1)'式に示した関係はさらに次の(1)'''式に近似することが可能である。

$$D = 2 \times \alpha \times L_1 \quad \dots (1)'''$$

このような場合には、入力側MEMSミラーアレイ2Aの各MEMSミラーについてのみ角度ずれを補正制御することで、簡易的に光損失の低減を実現することが可能

$$D = L_1 \times \tan 2\alpha + L_2 \times \tan 2(\alpha - \beta) \quad \dots (7)$$

$$D' = L_1 \times \tan 2\alpha + L_2' \times \tan 2(\alpha - \beta) \quad \dots (8)$$

また、 $|\alpha|, |\beta| \ll 1$ とすると、上記(7)(8)式の関係は次の(7)'(8)'式に近似することができる。

$$D = L_1 \times 2\alpha + L_2 \times 2(\alpha - \beta)$$

である。なお、上記の場合には、入力側MEMSミラーの補正角度 $\alpha'$ として、 $\alpha' = D / (2 \times L_1)$ を与えるべきである。

【0050】次に、本発明の第2実施形態にかかる光信号交換器の制御装置について説明する。図13は、第2実施形態にかかる光信号交換器の制御装置の要部構成を示す概略図である。なお、第1実施形態の構成と同じ部分には同一の符号が付してあり、以下同様とする。

【0051】図13において、第2実施形態の構成は、上述した第1実施形態の構成について、例えば、ビームスプリッタ3とコリメータアレイ1Bの間にビームスプリッタ3'をさらに挿入し、このビームスプリッタ3'で分岐された光をレンズアレイ4'を介してCCDイメージセンサ5'で受光して、各MEMSミラーアレイ2A, 2Bで反射された光信号についての別の位置情報を生成するようにしたものである。なお、新たに設けたビームスプリッタ3'、レンズアレイ4'およびCCDイメージセンサ5'は、第1実施形態で用いたビームスプリッタ3、レンズアレイ4およびCCDイメージセンサ5と同様のものである。

【0052】上記のような構成では、ビームスプリッタ、レンズアレイおよびCCDイメージセンサを2組用いて光路長の異なる位置情報が生成され、それぞれの位置情報に基づいて各MEMSミラーアレイ2A, 2Bのずれ角度の補正が行われる。この場合のずれ角度の補正方法は、各CCDイメージセンサ5, 5'で得られる各々の位置情報に応じて検出される位置ずれD, D'の値によって、入力側および出力側の各MEMSミラーの補正角度が一意に定まり、上述した第1実施形態の場合のようにMEMSミラーを強制的に動かす必要がなくなる。

【0053】具体的には、上述の図6などに示した場合と同様にして、入力側のMEMSミラー2aのずれ角度を $\alpha$ 、出力側のMEMSミラー2bのずれ角度を $\beta$ とし、また、MEMSミラー2aからMEMSミラー2bまでの距離を $L_1$ 、MEMSミラー2bからCCDイメージセンサ5までの距離を $L_2$ とする。さらに、ここでは、MEMSミラー2bからCCDイメージセンサ5'までの距離を $L_2'$ とする。この場合、各CCDイメージセンサ5, 5'で得られる画像を用いて検出される位置ずれD, D'は、距離 $L_1, L_2, L_2'$ およびずれ角度 $\alpha, \beta$ を用いて次の(7)(8)式で表すことができる。

## 【0054】

能である。

(9) 002-236264 (P2002-236264A)

$$\begin{aligned}
 &= 2 \times (L_1 + L_2) \times \alpha - 2 \times L_2 \times \beta \quad \dots (7) \\
 D' &= L_1 \times 2\alpha + L_2 \times 2(\alpha - \beta) \\
 &= 2 \times (L_1 + L_2') \times \alpha - 2 \times L_2' \times \beta \quad \dots (8)
 \end{aligned}$$

上記(7)式および(8)式の関係を基に、未知数 $\alpha$ および $\beta$ に関する連立方程式を解くことが可能であり、算出されたずれ角度 $\alpha$ 、 $\beta$ がそれぞれ補正されるように各MEMSミラードライバの印加電圧が決定され、各MEMSミラー2a、2bの角度補正が行われる。

【0055】このように第2実施形態によれば、ビームスプリッタ、レンズアレイおよびCCDイメージセンサを2組用いて光路長の異なる位置情報が得られるようにしたことで、各MEMSミラー2a、2bの角度補正を高い精度で行うことができる。また、第1実施形態の場合のように各MEMSミラー2a、2bの角度を強制的に動かすといった操作が不要になるため、制御速度を上げることも可能になる。

【0056】ここで、上記第2実施形態の応用例について説明しておく。図14は、第2実施形態に関連する第1の応用例の要部構成を示す概略図である。図14において、第1の応用例では、第2実施形態で用いたビームスプリッタ3'に代えて、ビームスプリッタ3にハーフミラー7が装着され、該ハーフミラー7で折り返された光信号の一部がレンズアレイ4'を介してCCDイメージセンサ5'で受光され位置情報が生成されるようにしたのである。この場合のMEMSミラー2bからCCDイメージセンサ5'までの距離L2'は、MEMSミラー2bから、ビームスプリッタ3、ハーフミラー7、ビームスプリッタ3、CCDイメージセンサ5'までの間の距離となる。このような構成においても前述した第2実施形態の場合と同様の効果を得ることが可能である。

【0057】なお、図14の構成例では、ハーフミラー7で折り返されビームスプリッタ3で分岐された光をCCDイメージセンサ5'で受光するようにしたが、例えば図15に示すように、入力側のコリメータアレイ1AとMEMSミラーアレイ2Aの間にビームスプリッタ3'を配置し、ハーフミラー7で折り返され各MEMSミラーアレイ2B、2Aで反射された光信号をビームスプリッタ3'で分岐してCCDイメージセンサ5'で受光するようにしても構わない。

【0058】図16は、第2実施形態に関連する第2の応用例の要部構成を示す概略図である。図16において、第2の応用例では、出力側の各コリメータまたはそれに接続する出力光ファイバに別途光源8が接続され、該光源8から出射される光が出力側のコリメータからビームスプリッタ3、出力側のMEMSミラーアレイ1B、入力側のMEMSミラーアレイ1B、ビームスプリッタ3'に向けて伝搬され、該ビームスプリッタ3'で分岐された光がレンズアレイ4'を介してCCDイメー

ジセンサ5'で受光され位置情報が生成されるようにしたものである。この場合、CCDイメージセンサ5'で得られる画像を用いて検出される位置ずれDは、次の(9)式で表すことができ、また、CCDイメージセンサ5'で得られる画像を用いて検出される位置ずれD'は、次の(10)式で表すことができる。

$$\begin{aligned}
 D &= L_1 \times \tan 2\alpha + L_2 \times \tan 2(\alpha - \beta) \\
 &\equiv L_1 \times 2\alpha + L_2 \times 2(\alpha - \beta) \quad \dots (9) \\
 D' &= L_1 \times \tan 2\beta + L_3 \times \tan 2(\alpha - \beta) \\
 &\equiv L_1 \times 2\beta + L_3 \times 2(\alpha - \beta) \quad \dots (10)
 \end{aligned}$$

なお、入力側のMEMSミラーからCCDイメージセンサ5'までの距離をL3としている。このような構成においても前述した第2実施形態の場合と同様の効果を得ることが可能である。

【0060】図17は、第2実施形態に関連する第3の応用例の要部構成を示す概略図である。図17において、第3の応用例では、ビームスプリッタ3で分岐された光を受光するCCDイメージセンサ5の受光面の位置が、光の伝搬方向に対して移動可能とされることで、第2実施形態で用いたビームスプリッタ3'、レンズアレイ4'およびCCDイメージセンサ5'が設けられなくても、光路長の異なる位置情報が得られるようにしたものである。この場合、出力側のMEMSミラーからCCDイメージセンサ5までの距離L2がCCDイメージセンサ5の受光面の位置に応じて変化し、それぞれの受光面の位置で得られた画像を基に光信号の位置ずれD、D'が検出されることになる。

【0061】次に、本実施形態の第3実施形態にかかる光信号交換器の制御装置について説明する。上述の第1、2実施形態では、CCDイメージセンサを用いて検出した光信号の位置情報を基に各MEMSミラーアレイの角度補正を行う場合について説明した。これに対して第3実施形態では、出力光ファイバに結合された光信号のパワーをモニタし、そのモニタ結果を基に各MEMSミラーアレイの角度補正を行う場合を説明する。

【0062】図18は、第3実施形態かかる光信号交換器の制御装置の全体構成を示す概略図である。図18において、第3実施形態の全体構成は、例えば、上述の図45に示した従来の構成と同様に、複数のコリメータを2次元に配置した2つのコリメータアレイ1A、1Bと、該各コリメータアレイ1A、1Bの各々のコリメータに対応した複数のMEMSミラーを2次元に配置した2つのMEMSミラーアレイ2A、2Bとを組み合わせて構成した3次元型の光信号交換器について、出力側のコリメータアレイ1Bに接続される出力光ファイバアレイ10Bの後段に設けられる光カプラアレイ11と、該

(10) 02-236264 (P2002-236264A)

光カプラアレイ 1 1 の各光カプラ 1 1 で分岐された光のパワーを検出する光パワー検出部 1 2 と、該光パワー検出部 1 2 の検出結果を基に、出力光ファイバに対する光信号の結合状態を判別して各 MEMS ミラー駆動部 1 4 A, 1 4 B を制御する比較制御部 1 3 とを備えた制御装置を設けたものである。なお、ここでは、MEMS ミラーアレイ 2 A が第 1 ミラーアレイに相当し、MEMS ミラーアレイ 2 B が第 2 ミラーアレイに相当し、MEMS ミラー駆動部 1 4 A が第 1 ミラー駆動部に相当し、MEMS ミラー駆動部 1 4 B が第 2 ミラー駆動部に相当する。

【0063】光カプラアレイ 1 1 は、出力光ファイバアレイ 1 0 B の各出力光ファイバに対応した複数の光カプラが配置されていて、各出力光ファイバを伝搬する光信号の一部が各々の光カプラで分岐されて光パワー検出部 1 2 に送られる。光パワー検出部 1 2 は、例えば図 1 9 の左側上部に示すように、光カプラアレイ 1 1 の各光カプラで分岐されたモニタ光を受光してその光パワーに応じた電流信号を発生する光検出器 1 2 A と、該光検出器 1 2 A から出力される電流信号を電圧信号に変換する I/V 変換器 1 2 B と、を有する。なお、図 1 9 では 1 組の光検出器 1 2 A および I/V 変換器 1 2 B のみが示してあるが、実際には、光カプラアレイ 1 1 の各光カプラにそれぞれ対応した、すなわち、光信号交換器の出力チャネル数に対応した光検出器 1 2 A および I/V 変換器 1 2 B が光パワー検出部 1 2 に設けられているものとする。

【0064】比較制御部 1 3 は、例えば図 1 9 の中央上部に示すように、A/D 変換器 1 3 A、デコード回路 1 3 B、ホールド回路 1 3 C、比較回路 1 3 D、カウンタ制御信号生成回路 1 3 E、制御監視回路 1 3 F およびセレクタ 1 3 G を有する。なお、ここでも 1 つの出力チャネルに対応した構成のみについて図示したが、実際の比較制御部 1 3 は、光信号交換器の出力チャネル数に対応した同様の構成を備えているものとする。

【0065】A/D 変換器 1 3 A は、光パワー検出部 1 2 から出力されるアナログの電圧信号をデジタル信号に変換する一般的な電気回路であり、変換されたデジタルの電圧信号は、比較回路 1 3 D の一方の入力端子に送られるとともに、デコード回路 1 3 B にも送られる。デコード回路 1 3 B は、A/D 変換器 1 3 A からのデジタル信号をデコードしてホールド回路 1 3 C に出力する。ホールド回路 1 3 C には、所要の周波数のクロック信号 C\_LK が入力されていて、デコード回路 1 3 B からの出力信号が予め設定した一定時間だけ保持された後に、比較回路 1 3 D の他方の入力端子に送られる。このホールド回路 1 3 C において信号が保持される時間は、例えば、後述するような各 MEMS ミラーのフィードバック制御が 1 サイクル完了する時間に対応させて設定されるものとする。

【0066】比較回路 1 3 D は、A/D 変換器 1 3 A およびホールド回路 1 3 C からそれぞれ送られてくるデジタル信号で示される電圧値の大小比較を行い、その比較結果をカウンタ制御信号生成部 1 3 E および制御監視回路 1 3 F に伝える回路である。この比較回路 1 3 D は、具体的には、例えば A/D 変換器 1 3 A からのデジタル値（制御後の電圧値）がホールド回路 1 3 C からのデジタル値（制御前の電圧値）よりも大きければハイレベルの信号を出し、小さければローレベルの信号を出力するようとする。

【0067】カウンタ制御信号生成部 1 3 E は、比較回路 1 3 D からの出力信号のレベルに応じてカウンタ制御信号を生成する。このカウンタ制御信号は、各 MEMS ミラー駆動部 1 4 A, 1 4 B の後述する U/D カウンタ 2 1 X, 2 1 Y のカウント値を制御するための信号である。ここでは、カウンタ制御信号生成部 1 3 E で生成されたカウンタ制御信号が、セレクタ 1 3 G を介して対応する MEMS ミラー駆動部 1 4 A, 1 4 B に振り分けられるようにしている。

【0068】制御監視回路 1 3 F は、カウンタ制御信号生成部 1 3 E が比較回路 1 3 D からの出力信号のレベルに対してカウント値を増加させるカウンタ制御信号（以下、カウンタ Up 信号とする）を与えるのか、或いは、減少させるカウンタ制御信号（以下、カウンタ Down 信号とする）を与えるのかを決める指令を、比較回路 1 3 D からの出力信号に応じて生成し、該指令をカウンタ制御信号生成部 1 3 E およびセレクタ 1 3 G に伝えるための回路である。このような指令をカウンタ制御信号生成部 1 3 E およびセレクタ 1 3 G に伝える理由については後述する。

【0069】MEMS ミラー駆動部 1 4 A は、光信号交換器の入力側の MEMS ミラーアレイ 2 A を駆動制御するものである。具体的には、MEMS ミラーアレイ 2 A の各 MEMS ミラーに対応させて、例えば図 1 9 の中段部分に示すように、セレクタ 2 0 と、X 軸方向に対応した U/D カウンタ 2 1 X および D/A 変換器 2 2 X と、Y 軸方向に対応した U/D カウンタ 2 1 Y および D/A 変換器 2 2 Y と、MEMS ミラードライバ 2 3 とを有する。また、MEMS ミラー駆動部 1 4 B は、光信号交換器の出力側の MEMS ミラーアレイ 2 B を駆動制御するものである。具体的には、MEMS ミラーアレイ 2 B の各 MEMS ミラーに対応させて、例えば図 1 9 の下段部分に示すように、X 軸方向に対応した U/D カウンタ 2 1 X および D/A 変換器 2 2 X と、Y 軸方向に対応した U/D カウンタ 2 1 Y および D/A 変換器 2 2 Y と、MEMS ミラードライバ 2 3 と、を有する。なお、図 1 9 の各 MEMS ミラー駆動部 1 4 A, 1 4 B には、1 つの MEMS ミラー（1 つのチャネル）に対応した構成のみがそれぞれ示してある。

【0070】MEMS ミラー駆動部 1 4 A に設けられる、

(11) 02-236264 (P2002-236264A)

セレクタ20は、比較制御部13からのカウンタ制御信号に応じて、MEMSミラーアレイ2Aに配置された複数のMEMSミラーのうちの制御対象となるMEMSミラーを選択し、そのMEMSミラーに対応した回路ブロックにカウンタ制御信号を伝えるものである。このセレクタ20の選択動作は、光パワー検出部12で検出される光の出力チャネルに対応した入力チャネルに関する情報が与えられることによって設定される。なお、MEMSミラー駆動部14Bには、上記のようなセレクタ20が設けられていないが、これは、光パワー検出部12で検出される光の出力チャネルが決まると、それに対応するMEMSミラーアレイ2BのMEMSミラーが1つに特定されるためである。

【0071】各MEMSミラー駆動部14A、14Bに設けられるU/Dカウンタ21Xは、比較制御部13からのカウンタ制御信号に従ってMEMSミラーのX軸方向についてのカウンタ値を増加または減少させ、そのカウンタ値をD/A変換器22Xに出力する。D/A変換器22Xは、U/Dカウンタ21Xからのデジタルで表されたカウンタ値をアナログ値に変換してMEMSミラードライバに出力する。また、U/Dカウンタ21Yは、比較制御部13からのカウンタ制御信号に従ってMEMSミラーのY軸方向についてのカウンタ値を増加または減少させ、そのカウンタ値をD/A変換器22Yに出力する。D/A変換器22Yは、U/Dカウンタ21Yからのデジタルで表されたカウンタ値をアナログ値に変換してMEMSミラードライバに出力する。

【0072】なお、各U/Dカウンタ21X、21Yには、ミラー調整速度の向上、すなわち、フィードバック時間を短縮させるために、入出力チャネルに応じて予め設定されたカウンタ初期値がそれぞれ与えられることが望ましい。このカウンタ初期値の具体的な設定方法については後述することにする。各MEMSミラー駆動部14A、14Bに設けられるMEMSミラードライバ23は、対応するMEMSミラーのX軸方向またはY軸方向の角度を各々の軸方向に対応したカウンタ値に従って駆動制御する信号を生成する。各MEMSミラー駆動部14A、14Bで生成された駆動制御信号は、各MEMSミラーアレイ2A、2Bの対応するMEMSミラーに与えられて角度ずれの補正が行われる。

【0073】次に、第3実施形態の動作について説明する。まず、出力光ファイバに結合された光信号のパワーと入力側および出力側の各MEMSミラーの角度との関係について、図20の特性図を参照しながら概説する。光信号変換器のミラー制御においては、出力光ファイバに結合される光信号のパワーが最大、すなわち、光信号変換器における光損失が最小になるように、入力側および出力側の各MEMSミラーの角度を最適化する必要がある。ところで、上述の図45に示したような3次元型の構成をもつ光信号変換器については、図20(A)に

示すように、出力光パワーが最大になるミラー角度の最適点が、入力側および出力側の各MEMSミラーについて出力光パワーがそれぞれ極大になる点で一致し、かつ、入力側のMEMSミラーの角度変化に対する出力光パワーの変化と、出力側のMEMSミラーの角度変化に対する出力光パワーの変化とが互いに依存することなく独立の関係になるという特性が確認されている。

【0074】なお、図20には、各MEMSミラーのX軸方向の角度を変化させたときの出力光パワーの変化の様子を示したが、上記の特性は各MEMSミラーのY軸方向の角度を変化させたときについても同様である。また、入力側MEMSミラーのX軸(Y軸)方向の角度と出力側MEMSミラーのY軸(X軸)方向の角度とを変化させたときの出力光パワーの変化特性も同様であり、さらには、一方の側のMEMSミラーについてX軸方向の角度とY軸方向の角度とを変化させたときに出力光パワーの変化特性も同様である。以下では、入力側および出力側の各MEMSミラーのX軸方向の角度を変化(Y軸方向の角度は固定)させた場合を想定して説明することにするが、上記他の組み合わせについても同様にして考えることが可能である。

【0075】例えば、図20(A)のP1点に示すような出力光パワーが得られている状態では、まず、図20(B)に示すように、出力側MEMSミラーの角度を固定とし入力側MEMSミラーの角度を調整して出力光パワーが極大となるP2点の状態を実現する。次に、図20(C)に示すように、入力側MEMSミラーの角度を固定とし出力側MEMSミラーの角度を調整して出力光パワーが極大となるP3点の状態を実現する。これにより、出力光パワーが最大になる(光信号変換器の光損失が最小になる)最適点に各MEMSミラーの角度を制御することが可能になる。

【0076】上記のような3次元型の光信号変換器についての制御特性を考慮して、第3実施形態の制御装置では、例えば図21に示すような具体的な回路構成を比較制御部13のカウンタ制御信号生成回路13Eおよび監視制御回路13Fに適用して、各MEMSミラーの角度ずれの補正制御が行われる。図21に示す具体例では、カウンタ制御信号生成回路13Eの構成要素として極性反転回路13E'が設けられる。また、監視制御回路13Fについては、比較回路13Dでの比較結果を示す信号が極性反転制御信号生成部30およびH/L検出回路31にそれぞれ入力され、極性反転信号生成部30で生成される極性反転制御信号が極性反転回路13E'に出力される。H/L検出回路31では、比較回路13Dからの出力信号レベルが監視され、ハイレベルからローレベルへの変化が検出されると、それを知らせる信号がセレクタ選択信号切替回路32に出力されるとともに、極性反転回路13E'の動作を無効にするディセーブル信号が極性反転回路13E'に出力される。セレクタ選択

(単2) 02-236264 (P2002-236264A)

信号切替回路32では、H/L検出回路31からの出力信号に応じて出力光パワーが極大点に達したことが判断されてセレクタ13Gを切り替える選択信号が生成され、該選択信号がセレクタ13Gおよび初期立上げ回路33に送られる。初期立上げ回路33は、角度ずれ補正制御の開始を合図する制御開始信号が入力されると、セレクタ13Gに対して初期値を与えるとともに極性反転回路13E'の動作を有効にするイネーブル信号を出力する。なお、初期立上げ回路33から極性反転回路13E'に与えられるイネーブル信号は、セレクタ選択信号切替回路32からの出力信号に応じて出力状態が制御される。

【0077】上記のような回路構成を備えた比較制御部13では、例えば図22のタイミングチャートに示すように、まず、時間 $t_0$ において制御開始信号が初期立上げ回路33に入力されると、初期立上げ回路33は、例えば、カウンタ制御信号の初期値としてカウンタ値の増加を指示するカウンタUp信号をセレクタ13Gに与えると同時に、極性反転回路13E'に対してイネーブル信号を与える。これにより各部の制御動作が開始される。なお、ここでは初期値としてカウンタUp信号をセレクタ13Gに与えるように設定したが、カウンタ値の減少を指示するカウンタDown信号を初期値として与えるように設定してもよい。

【0078】セレクタ13Gに与えられたカウンタUp信号は、各MEMSミラー駆動部14A、14Bに振り分けられ、MEMSミラー駆動部14Aに送られたカウンタUp信号は、さらにセレクタ20で振り分けられて角度ずれの制御対象となる入力側のMEMSミラーに対応した回路ブロックに送られる。また、MEMSミラー駆動部14Bに送られたカウンタUp信号は、角度ずれの制御対象となる出力側のMEMSミラー（光パワー検出部12で出力光パワーのモニタを行うチャネル）に対応した回路ブロックに送られる。ここでは、例えば前述の図20に示したように、MEMSミラーのX軸方向の角度ずれを入力側、出力側の順で補正制御する場合を考えることにすると、制御開始時には、比較制御部13からのカウンタUp信号が、MEMSミラー駆動部14AのX軸側のU/Dカウンタ21Xに入力されることになる。

【0079】カウンタUp信号の入力を受けたU/Dカウンタ21Xでは、予め与えられたカウンタ初期値が増加され、該カウンタ値がD/A変換器22Xに出力されてD/A変換される。そして、D/A変換器22Xの出力信号がMEMSミラードライバ23に送られ、U/Dカウンタ21Xのカウンタ値に応じて入力側MEMSミラーのX軸方向の角度を制御する駆動制御信号が生成され、該駆動制御信号がMEMSミラーアレイ2Aに与えられる。これにより、入力側のMEMSミラーアレイ2Aの対応するMEMSミラーのX軸方向についての角度

が変化し、該入力側MEMSミラーおよびそれに対応する出力側MEMSミラーで反射された光信号の出力光ファイバに対する結合状態が変化する。そして、出力光ファイバに結合された光信号は、その一部が光カプラ11で分岐されて光パワー検出部12に送られる。光パワー検出部12では、光カプラ11からのモニタ光が受光素子12Aで受光されて光パワーに応じた電流信号が発生し、I/V変換器12Bで電圧信号に変換されて比較制御部13に出力される。

【0080】出力光パワーのモニタ結果に応じた電圧信号は、比較制御部13のA/D変換器13Aでデジタル信号に変換されて比較回路13Dおよびデコード回路13Bに送られる。比較回路13Dには、入力側MEMSミラーのX軸方向の角度を変化させる前の状態における出力光パワーに応じた電圧値がホールド回路13Cから与えられていて、A/D変換器13Aからの電圧値との比較が行われる。そして、入力側MEMSミラーのX軸方向の角度を変化させたことにより、出力光パワーが大きくなった場合には、比較回路13Dがハイレベルの出力信号を発生し、出力光パワーが小さくなった場合には、比較回路13Dがローレベルの出力信号を発生する。

【0081】ここで、セレクタ13Gに初期値として与えたカウンタUp信号により、出力光パワーが増大する方向に変化した場合には、比較回路13Dからのハイレベルの出力信号に対してカウンタUp信号を生成し、ローレベルの出力信号に対してカウンタDown信号を生成するようにカウンタ制御信号生成回路13Eの動作設定を行なう必要がある。また、出力光パワーが減少する方向に変化した場合には、比較回路13Dからのハイレベルの出力信号に対してカウンタDown信号を生成し、ローレベルの出力信号に対してカウンタUp信号を生成するようにカウンタ制御信号生成回路13Eの動作設定を行なう必要がある。このようなカウンタ制御信号生成回路13Eの動作設定を実現するために、本実施形態では、制御監視部13Fに極性反転信号生成部30が設けてあり、比較回路13Dからの出力信号がローレベルであることが検出されると極性反転回路13E'を反転動作させ、ハイレベルであることが検出されると極性反転回路13E'を反転動作させないようにする極性反転制御信号が生成されて極性反転回路13E'に送られる。これにより、極性反転回路13E'が反転動作していない設定では、カウンタ制御信号生成回路13Eの出力レベルが比較回路13Dからの出力信号のレベル通りとなって、比較回路13Dのハイレベル出力に対してハイレベルのカウンタUp信号、比較回路13Dのローレベル出力に対してローレベルのカウンタDown信号が送出される。一方、極性反転回路13E'が反転動作している設定では、比較回路13Dのハイレベル出力に対してローレベルのカウンタDown信号、比較回路13Dの

## (単3) 02-236264 (P2002-236264A)

ローレベル出力に対してハイレベルのカウンタUp信号が出力されるようになる。

【0082】ここでは、初期値としてのカウンタUp信号に対して、例えば図22の時間 $t_1$ ～ $t_2$ に示すように、比較回路13Dの出力信号がローレベルになったとすると、極性反転回路13E'を反転動作させるハイレベルの極性反転信号が発生する。これにより、初期値としてハイレベルのカウンタUp信号に設定されていたカウンタ制御信号が、時間 $t_2$ ～ $t_3$ に示すようにローレベルのカウンタDown信号に切り替えられ、セレクタ13G, 20を介してMEMSミラー駆動部14AのU/Dカウンタ21Xに送られる。そして、U/Dカウンタ21Xのカウンタ値の減少により、入力側MEMSミラーの角度が制御開始時とは逆方向に制御されて出力光パワーが増大する方向に変化するようになり、図22の時間 $t_3$ ～ $t_4$ に示すように、比較回路13Dの出力信号がハイレベルとなる。この比較回路13Dのハイレベルの出力信号は、極性反転回路13E'によって反転されてローレベルのカウンタDown信号としてカウンタ制御信号生成回路13Eから出力される。このようなカウンタDown信号に従って、出力光パワーが極大点に達するまで(図20(B)参照)、入力側MEMSミラーの角度調整が繰り返される。

【0083】出力光パワーが極大点に達するか、または、極大点を超えると、図22の時間 $t_5$ ～ $t_6$ に示すように、比較回路13Dの出力信号がローレベルに転じる。この比較回路13Dの出力レベルのハイからローへの変化は、制御監視回路13FのH/L検出回路31で検出され、それを知らせる信号がセレクタ選択信号切替回路32に送られるとともに、極性反転回路13E'に与えられていたイネーブル信号が取り消されて、その代わりにH/L検出回路31から極性反転回路13E'にディセーブル信号が送られる。また、このとき極性反転信号生成部30から出力されていた極性反転信号も取り消される。そして、セレクタ選択信号切替回路32では、H/L検出回路31からの信号の入力により、入力側MEMSミラーのX軸方向についての角度が最適な状態に制御されたことが判断されて、ここではセレクタ13Gの設定を入力側MEMSミラーのX軸方向から出力側MEMSミラーのX軸方向に切り替える制御信号が生成されてセレクタ13Gに送られる。

【0084】なお、ここでは比較回路13Dの出力信号がローレベルに転じた時点で入力側MEMSミラーのX軸方向の角度が最適化されたと判断するようにしたが、例えば、比較回路13Dの出力信号がローレベルに転じた時の制御サイクルでカウンタ制御信号をカウンタDown信号からカウンタUp信号に切り替え、次の制御サイクルで、比較回路13Dの出力信号がローレベルに転じる直前の状態となるように入力側MEMSミラーの角度を戻すようにしてもよい。このような制御を行うか否

かは、角度制御の精度等に応じて判断することになる。

【0085】上記のようにして入力側MEMSミラーのX軸方向の角度制御が完了すると、次に、前述の図20(C)に示したような出力側MEMSミラーのX軸方向の角度制御が入力側MEMSミラーの場合と同様にして行われ、出力光パワーが最大になる最適点に各MEMSミラーのX軸方向の角度が制御される。さらに、各MEMSミラーのY軸方向の角度についても、X軸方向の場合と同様にして出力光パワーが最大となるように制御を行うことで、各MEMSミラーの角度が最適化される。これにより、光信号交換器の光損失を最小にすることが可能になる。

【0086】なお、上記第3実施形態では、入力側MEMSミラーのX軸方向、出力側MEMSミラーのX軸方向の順に角度を制御するようにしたが、出力側MEMSミラーの角度制御を先に行うことも可能である。また、X軸方向の角度制御を行った後にY軸方向の角度制御を行うようにしたが、Y軸方向の角度制御を先に行うようにしてもよい。さらに、一方の側のMEMSミラーについて各軸方向の角度制御を行った後に、他方の側のMEMSミラーについて各軸方向の角度制御を行うことも可能である。本発明における角度制御の順序は、前述の図20で説明したように、出力光パワーの変化が各MEMSミラーおよび各軸方向ごとに独立であるため、任意に設定することが可能である。

【0087】また、上記第3実施形態では、出力光パワーが極大点に達するまでMEMSミラーの角度制御を続けるようにしたが、例えば、出力光パワーが予め設定した値を超えた時点で制御を止めるようにすることも可能である。図23は、上記の場合の比較制御部13およびMEMSミラー駆動部14A, 14Bの構成例を示したものである。図23の構成例では、A/D変換器13Aから出力される電圧値を比較結果監視部13Hで直接読み取り、比較回路13Dにおける比較結果とは関係なく、電圧値が一定値を超えたらカウンタの動作を停止させるようにしたものである。

【0088】次に、本実施形態の第4実施形態にかかる光信号交換器の制御装置について説明する。上述した第3実施形態では、各MEMSミラーについて一方の軸方向について角度制御を行い、その制御が完了した後に、他方の軸方向の角度制御を行うようにした。第4実施形態では、入力側および出力側の各MEMSミラーについて同一軸方向の角度を同時に制御し、処理時間の短縮を図るようにした場合を考える。

【0089】図24は、第4実施形態における比較制御部13の具体的な構成例を示すブロック図である。なお、光信号交換器および制御装置の全体構成は、上述の図18に示した第3実施形態の場合と同様であり、また、光パワー検出部12および各MEMSミラー駆動部14A, 14Bの構成は、上述の図19に示した具体例

(単4) 02-236264 (P2002-236264A)

の場合と同様である。

【0090】図24において、第4実施形態の比較制御部13は、図19および図21に示した第3実施形態の構成について、カウンタ制御信号生成回路13E内の極性反転回路13E'に代えて、比較回路13Dとカウンタ制御信号生成回路13Eの間に比較信号受信回路13Iが設けられる。また、制御監視回路13Fについては、極性反転信号生成部30に代えて、メモリ34およびCPU35が設けられる。

【0091】制御監視回路13Fのメモリ34は、A/D変換器13Aから出力される電圧値を記憶し、その記憶データがCPU35によって読み出される。CPU35は、後述するようにメモリ34の記憶データ並びにH/L検出回路31および初期立上げ回路からの信号に基づいて各部の動作を制御する。ここで、上記のような構成を有する比較制御部13の動作を図25のフローチャートを参照しながら説明する。

【0092】比較制御部13では、まず、図25のステップ10およびステップ20（図中、S10およびS20で示し、以下同様とする）において、角度制御を行う軸方向を設定するためのセレクタ13Gの出力選択が行われる。ここでは、最初にX軸方向の角度制御を行った後に、Y軸方向の角度制御を行う場合を想定することにする。

【0093】各MEMSミラーのX軸方向についての角度制御を行うためのセレクタ13Gの出力選択が行われると、ステップ30では、制御開始時の初期状態を基準に、カウンタ制御信号の初期値として、入力側MEMSミラーに対しカウントUp信号、出力側MEMSミラーに対しカウントUp信号（以下、このようなカウンタ制御信号の組み合わせを（U, U）と表記する）が初期立上げ回路33から出力される。そして、カウンタ制御信号（U, U）は、セレクタ13Gを介して各MEMSミラー駆動部14A, 14BのU/Dカウンタ21Xに与えられ、上述した第3実施形態の場合と同様にして、入力側および出力側の各MEMSミラーのX軸方向の角度が制御されて、その時の光パワー検出部12で検出される出力光パワーに対応した電圧値がメモリ34に記憶される。カウンタ制御信号（U, U）に対する電圧値がメモリ34に記録されると、各MEMSミラーの角度が初期状態に戻され、入力側MEMSミラーに対しカウントDown信号、出力側MEMSミラーに対しカウントDown信号（以下、このようなカウンタ制御信号の組み合わせを（D, D）と表記する）が、カウンタ制御信号の初期値として与えられ、その時の出力光パワーに対応した電圧値がメモリ34に記録される。さらに、上記の場合と同様にして、初期状態を基準にカウンタ制御信号（U, D）およびカウンタ制御信号（D, U）が順次与えられ、それぞれの場合における出力光パワーに対応した電圧値がメモリ34に記録される。

【0094】各カウンタ制御信号（U, U）（D, D）（U, D）（D, U）に対応した電圧値がメモリ34に記憶されると、ステップ40において、CPU35によりメモリ34の記憶データが読み込まれ、出力光パワーが最も大きくなる時の電圧値の検出が行われ、そのときのカウンタ制御信号の組み合わせが判断される。ここでは、例えばカウンタ制御信号（D, U）のときに出力光パワーが最も大きくなった場合を考えることにする。

【0095】そして、ステップ50では、CPU35の判断結果に従って、カウンタ制御信号生成回路13Eで生成されるカウンタ制御信号が（D, U）の組み合わせに設定されるとともに、比較信号受信回路13Iの動作を有効にするイネーブル信号がCPU35から出力され、前述した第3実施形態の場合と同様にして、比較回路13Dからの出力信号レベルに基づく角度制御が行われる。具体的には、ステップ60で比較回路13Dからの出力信号がハイレベルであるかローレベルかの判定が行われ、ローレベルが判定される（極大検出）とステップ70に移る。なお、ローレベルが判定されたときの状態は、入力側および出力側の各MEMSミラーのうちの一方の角度が最適点に達したことを意味する。

【0096】ステップ70では、比較回路13Dからの出力信号のハイレベルからローレベルへの変化がH/L検出回路31により検出され、それを知らせる信号がCPU35に伝えられる。H/L検出回路31からの信号を受けたCPU35では、比較信号受信回路13Iへのイネーブル信号の出力を取り消して比較信号受信回路13Iの動作を停止させるとともに、セレクタ選択信号切替回路32を介して制御信号を送りセレクタ13Gの動作を停止させる。

【0097】次に、ステップ80では、入力側および出力側の各MEMSミラーについて、一方の側のMEMSミラーに対してカウンタUp信号およびカウンタDown信号を順に与え、各々の場合における出力光パワーに対応した電圧値がメモリ34に記憶される。また、一方の側のMEMSミラーについての電圧値の記憶が完了すると、他方の側のMEMSミラーに対してカウンタUp信号およびカウンタDown信号を順に与え、各々の場合における出力光パワーに対応した電圧値がメモリ34に記憶される。このような操作を行う理由は、例えば、入力側MEMSミラーの角度が最適点に達していれば、入力側MEMSミラーに対してカウンタUp信号およびカウンタDown信号を与えることで得られる出力光パワーの各値は、操作前の値よりも下回ることになる。一方、出力側MEMSミラーに対してカウンタUp信号およびカウンタDown信号を与えることで得られる出力光パワーの値は、一方のカウンタ制御信号を与えたときに上回り、他方のカウンタ制御信号を与えたときに下回ることになる。従って、この差異に着目することで最適点に達していないMEMSミラーが判別可能になる。

(15) 102-236264 (P2002-236264A)

【0098】そこで、ステップ90では、CPU35によりメモリ34の記憶データが読み込まれ、出力光パワーがステップ80の操作前の値を上回ったときのMEMSミラーおよびカウンタ制御信号が判断される。このCPU35の判断結果に従って、ステップ100では、比較信号受信回路131にイネーブル信号が与えられると同時に一方の側のMEMSミラーの角度が制御され、比較回路13Dからの出力信号レベルの判定がステップ110で行われる。比較回路13Dからの出力信号がローレベルになったことが検出されると（極大検出）、前述のステップ70と同様にしてステップ120で、比較信号受信回路13Iおよびセレクタ13Gの動作が停止される。そして、ステップ130では制御済みの軸方向の判別が行われ、X軸方向のみの制御が完了している場合には、ステップ20に戻って各MEMSミラーのY軸方向についての角度制御が、X軸方向の場合と同様にして行われる。

【0099】上記のように第4実施形態によれば、入力側および出力側の各MEMSミラーについて同一軸方向の角度を同時に制御するようにしたことで、各MEMSミラーについての角度制御時間は短縮させることができた。なお、上記第4実施形態では、各MEMSミラーのX軸方向の角度を同時に制御して一方の側のMEMSミラーの角度が最適点に達した後は、他方の側のMEMSミラーについてのみ角度制御を行うようにしたが、一方の側の角度が最適化された後も、引き続き入力側および出力側の角度を同時に制御することも可能である。具体的には、例えば、カウンタ制御信号（D, U）により角度制御を行い、一方の側のMEMSミラーの角度が最適点に達した場合を考えると、その後のカウンタ制御信号の組み合わせとしては（U, U）または（D, D）、すなわち、これまで与えてきたカウンタ制御信号の組み合わせ（D, U）とその逆の組み合わせ（U, D）を除いたカウンタ制御信号を与えるようにする。そして、出力光パワーが大きくなる側のカウンタ制御信号の組み合わせを判別して角度制御を続け、比較回路の出力信号がローレベルに転じて再び極大点が検出されたら、一旦制御を止め、これまで与えてきたカウンタ制御信号とその逆を除いた組み合わせを与えて、上記の場合と同様の角度制御を繰り返し、最終的には、カウンタ制御信号の組み合わせを変えても出力光パワーが大きくならない極大点に達するまで角度制御を続けるようにする。このような制御方式においても、入力側および出力側の角度制御が同時に行われるため、処理時間の短縮を図ることが可能である。

【0100】また、上記第4実施形態では、入力側および出力側の各MEMSミラーについて同一軸方向の角度を同時に制御するようにしたが、本発明はこれに限らず、一方の側のMEMSミラーについてX軸方向およびY軸方向の各角度を同時に制御することも可能である。

さらに、入力側および出力側の各MEMSミラーについてX軸方向およびY軸方向の各角度をそれぞれ同時に制御し、各々の組み合わせに対応した状態で得られる出力光パワーを逐次メモリに記憶し、該メモリの記憶データから最大値を抽出し、その条件にあったカウンタ制御信号を設定して角度制御を行うようにすることも応用可能である。

【0101】図26は、上記の場合の比較制御部13およびMEMSミラー駆動部14A, 14Bの構成例を示したものである。図26の構成例では、比較制御部13として、A/D変換器13Aから出力される電圧値を記憶する光出力保存メモリ13Jと、各MEMSミラー駆動部14A, 14Bのカウント動作を制御するカウンタ制御回路13Kと、光出力保存メモリ13Jの記憶データを基にカウンタ制御回路13Lの動作を制御するCPU13Lとが設けられる。

【0102】上記のような構成では、まず、制御開始時の初期状態における出力光パワーに対応した電圧値を光出力保存メモリ13Jに記憶する。初期状態の電圧値の記憶が終了すると、それを知らせる信号がCPU13Lに通知され、CPU13Lがカウンタ制御回路13Lの動作を制御する。カウンタ制御回路13Lでは、各MEMSミラー駆動部14A, 14Bの各々のU/Dカウンタ21X, 21Yのカウンタ値を、例えば、予め設定した範囲内で動かすような制御が行われ、1カウント動かすごとに得られる出力光パワーに対応した電圧値が光出力保存メモリ13Jに逐次記憶される。各カウンタ値に対応した電圧値の記憶がすべて終了すると、CPU13Lでは、光出力保存メモリ13Jの記憶データが解析され、出力光パワーが最大になるときのカウンタ値の条件が検出される。そして、その条件に従って各U/Dカウンタ21X, 21Yのカウンタ値が設定され、入力側および出力側の各MEMSミラーの角度が最適点に制御される。

【0103】ここで、前述した第3および第4実施形態において、各MEMSミラー駆動部14A, 14Bの各々のU/Dカウンタ21X, 21Yにそれぞれ与えられるカウンタ初期値について詳しく説明する。前述したように、第3および第4実施形態では、入出力チャネルに応じて予め設定したカウンタ初期値を各U/Dカウンタ21X, 21Yにそれぞれ与えて、ミラー調整速度の向上を図ることが望ましい。具体的には、例えば図27に示すように、カウンタ初期値をメモリ40等に格納しておき、外部から与えられる入出力チャネル情報に従って、入出力チャネルに対応した初期値をメモリ40から読み出すような構成が可能である。また、カウンタ初期値としては、入力側のMEMSミラーおよび出力側のMEMSミラーについて実際に想定され得る傾斜角度を、入出力チャネルのあらゆる組み合わせに対応させて設定しておくことが最適である。

(16) 02-236264 (P2002-236264A)

【0104】ところで、上記のようにメモリ40等に格納されるカウンタ初期値のデータとしては、入力チャネル情報と、出力チャネル情報と、入力側および出力側の各MEMSミラーについての2軸の傾斜角度情報とが必要であり、そのデータの組み合わせとして、(入力チャネル数) × (出力チャネル数) + 行数のテーブルを用意する必要がある。しかも、各軸の傾斜角度情報としては、例えば、入力チャネル数および出力チャネル数がともに64の場合(以下、 $64\text{ch} \times 64\text{ch}$ とする)、実際に想定される角度から見積もると、9~10ビットのデータ変換が要求される。このため、入力側および出力側の各2軸についての傾斜角度情報として40ビット程度が必要になる。従って、 $64\text{ch} \times 64\text{ch}$ の場合にカウンタ初期値を格納するためのメモリとしては、 $64 \times 64 \times 16$ (入力チャネル情報) + 6(入力チャネル情報) + 40(傾斜角度情報) + ビット、すなわち、約 $2^{18}$ ビットの容量が必要となる。このメモリ容量は、入出力チャネル数が倍になると、約7~8倍が要求されるようになるため、多チャンネル化が行われることで、メモリ容量の肥大化とそれに伴う処理速度の低下が生じてしまい、ミラー調整速度に影響を及ぼす可能がある。

【0105】そこで、以下では、入力側および出力側の各MEMSミラーの光学的特性を利用することにより、カウンタ初期値を格納するメモリの構成を最適化するための技術について詳しく説明する。まず、各MEMSミラーアレイ2A, 2Bについて、各々のMEMSミラーに対し、図28に示すような順番で対称に番号を割り振るようにする。すなわち、3次元的に線対称となるように配置された各MEMSミラーアレイ2A, 2Bが、それぞれ、M行N列に配列されたM×N個のMEMSミラーを有する場合に、その線対称の軸を基準して、入力側および出力側の各MEMSミラーの番号が対称となるように、上段の第1行から下段の第M行まで連続番号を割り振るようにする。

【0106】具体的には、入力側のMEMSミラーアレイ2Aについては、図で左上を起点にして行番号1~M、列番号1~Nを振り、第1行・第1列のMEMSミラーを1番、第1行・第N列のMEMSミラーをN番、第2行・第1列のMEMSミラーをN+1番、第2行・第N列のMEMSミラーを2×N番とし、以降同様にして連続番号を振り、第M行・第N列のMEMSミラーをM×N番とする。また、出力側のMEMSミラーアレイ2Bについては、図で右上を起点にして、入力側の場合と同様に各MEMSミラーに対して1番からM×N番までの連続番号を振るようにする。

【0107】なお、入力側の各MEMSミラーに振られた番号および出力側の各MEMSミラーに振られた番号は、後述する入出力チャネル情報を基に示される入力チャネル番号および出力チャネル番号にそれぞれ対応するものとする。図29は、初期値メモリの構成を最適化す

るための第1の回路例を示すブロック図である。

【0108】図29において、第1の回路例は、前述の図27に示したカウンタ初期値を格納するメモリ40に対し、入力Ch検出回路41、出力Ch検出回路42、剩余演算回路43および差分演算回路44によって入出力チャネル情報を基に生成したアクセス信号を与え、メモリ40に格納する初期値データの削減を図ったものである。

【0109】入力Ch検出回路41は、外部等から与えられる入出力チャネル情報を基に、制御対象となる入力側のMEMSミラーに対応した入力チャネル番号を検出し、その検出結果を剩余演算回路43および差分演算回路44にそれぞれ出力する。また、出力Ch検出回路42は、入出力チャネル情報を基に、制御対象となる出力側のMEMSミラーに対応した出力チャネル番号を検出し、その検出結果を差分演算回路44に出力する。

【0110】剩余演算回路43は、入力Ch検出回路41で検出された入力チャネル番号を、前述したMEMSミラーの配列における列の数Nで割ったときの余り(余数)を演算し、その演算結果をアクセス信号としてメモリ40に出力する。差分演算回路44は、入力Ch検出回路41で検出された入力チャネル番号と出力Ch検出回路42で検出された出力チャネル番号との差を演算し、その演算結果をアクセス信号としてメモリ40に出力する。

【0111】上記のような回路構成では、例えば図30に示すような入出力側の各MEMSミラーの光学的特性を利用することによって、初期値メモリの構成の最適化が実現されることになる。なお、図30の一例では、入出力チャネル数が $64\text{ch} \times 64\text{ch}$ の場合を考え、入出力側の各MEMSミラーアレイ2A, 2Bが、8行8列に配列された64個のMEMSミラーをそれぞれ有するものとする。

【0112】図30に示した各MEMSミラーの光学的特性とは、入力チャネル番号を線対称軸に垂直な方向(行方向)に並べられたMEMSミラーの数(列の数)で割った余りと、入力チャネル番号および出力チャネル番号の差と、がそれぞれ一致するような入出力チャネルの組み合わせの場合には、入力側および出力側の各MEMSミラーの傾斜角度が同一になるという、3次元的に線対称な各MEMSミラーアレイ2A, 2Bの配置に基づいた光学特性である。上記のような入出力チャネルの関係は、入力チャネル番号*i* および出力チャネル番号*j* の2つの組み合わせを(i1, j1) (i2, j2) とすると、次の(11)式および(12)式で表される。

$$i_1 = i_2 + N \times n \quad \dots (11)$$

$$i_1 - j_1 = i_2 - j_2 \quad \dots (12)$$

ただし、Nは列の数(図30の例では8)であり、nは任意の整数である。(11)式および(12)式の関係

(告7) 02-236264 (P2002-236264A)

を同時に満たす入出力チャネルの組み合わせは、具体的には図30に例示したように、入力チャネル番号についての剰余が1となり、入出力チャネル番号の差分が9となる、(1, 10)、(9, 18)、…(49, 58)などのグループを挙げることができる。外部からの入出力チャネル情報に従って上記のようなグループに該当する入出力チャネル番号が与えられた場合には、それに対応する入力側および出力側の各MEMSミラーの傾斜角度がすべて同一となる。このため、入力チャネル番号についての剰余と、入出力チャネル番号間の差分とを基準にして関連付けを行い、メモリ40に格納するカウンタ初期値のデータテーブルを作成することによって、メモリ構成の最適化を図ることが可能になる。

【0114】次の表1は、図30に示したような64ch×64chの場合に、入出力チャネル番号に関する剰余および差分を基準にして作成した、カウンタ初期値のデータテーブルの一例である。

【0115】

【表1】

剰余	差	$\theta_{AX}$	$\theta_{AY}$	$\theta_{BX}$	$\theta_{BY}$
1	-63	A <sub>-93</sub>	B <sub>-93</sub>	C <sub>-93</sub>	D <sub>-93</sub>
:	:	:	:	:	:
1	+56	A <sub>+56</sub>	B <sub>+56</sub>	C <sub>+56</sub>	D <sub>+56</sub>
2	-62	E <sub>-62</sub>	F <sub>-62</sub>	G <sub>-62</sub>	H <sub>-62</sub>
:	:	:	:	:	:
2	+57	E <sub>+56</sub>	F <sub>+56</sub>	G <sub>+56</sub>	H <sub>+56</sub>
:	:	:	:	:	:
8(0)	-56	W <sub>-56</sub>	X <sub>-56</sub>	Y <sub>-56</sub>	Z <sub>-56</sub>
:	:	:	:	:	:
8(0)	+63	W <sub>+63</sub>	X <sub>+63</sub>	Y <sub>+63</sub>	Z <sub>+63</sub>

【0116】図29に示した回路構成では、上記表1に示すようなカウンタ初期値のデータテーブルがメモリ40に格納され、入出力チャネル情報に従って入力Ch検出回路41および出力Ch検出回路42で検出された入力チャネル番号および出力チャネル番号を用いて、剰余演算回路43および差分演算回路44により剰余および差分がそれぞれ演算され、それら演算結果に従ってメモリ40の初期値データが読み出されるようになる。

【0117】このような回路構成を適用することにより、メモリ40に必要とされるメモリ容量は、本回路構成を適用しない図27に示したような構成の場合に比べて、約2/N相当に軽減することが可能になる。具体的には、上記表1の一例において、メモリ40に格納される初期値データは960通りとなる。一方、本回路構成を適用せずに64ch×64chの制御を行う場合には、4096通りの初期値データをメモリ40に格納する必要が生じる。

【0118】また、上記図29に示した第1の回路例については、図31に示すような改良を施すことによって、初期値メモリの構成をより最適化することが可能である。図31の改良例は、第1の回路例についてO検出

回路45を設けたものである。このO検出回路45は、差分演算回路44の演算結果が0になる場合を検出し、その検出結果をメモリ40に伝えるものである。

【0119】差分演算回路44の演算結果が0になる場合、すなわち、入力チャネル番号と出力チャネル番号とが同じ場合には、本光信号交換器の構成上、入力側のMEMSミラーおよび出力側のMEMSミラーの各傾斜角度が共に0となり、各々のミラーの駆動電圧もそれぞれ0となる。そこで、このような場合をO検出回路45を用いて検出してメモリ40に伝えるようにすることで、入出力チャネル番号が同じという条件に対してメモリ40のテーブルをさらに簡略化することができる。これにより、64ch×64chの場合には、7通りの初期値データの削減が可能になり、953通りの初期値データをメモリ40に格納すればよくなる。

【0120】なお、図31の回路構成では、入出力チャネル番号が同一になるときの初期値データをメモリ40に用意しておくようにしたが、例えば図32に示すように、O検出回路45から各MEMSミラー駆動部14A, 14Bの各々のD/A変換器22X, 22Yにリセット信号をそれぞれ与えるようにしても構わない。次に、初期値メモリの構成を最適化するための第2の回路例について説明する。

【0121】前述した第1の回路例では、入出力チャネル番号に関する剰余と差分を基準にして関連付けを行い、初期値データの削減を図るようにした。第2の回路では、3次元的に線対称な各MEMSミラーアレイ2A, 2Bの配置において、2組の入出力チャネル番号(i1, j1), (i2, j2)の間に、i1=j2, i2=j1の関係がある場合、入力側および出力側の各MEMSミラーの傾斜角度について、次の表2に示すような関係が成り立つことをを利用して関連付けを行い、メモリ構成の最適化を図るようにしたものである。

【0122】

【表2】

入力チャネル	出力チャネル	$\theta_{AX}$	$\theta_{AY}$	$\theta_{BX}$	$\theta_{BY}$
i1	j1	A	B	C	D
i2	j2	-C	-D	-A	-B

【0123】表2にあるように、2組の入出力チャネル番号(i1, j1), (i2, j2)に関して、入力側および出力側の各MEMSミラーの各軸方向に与える傾斜角度は、4つの角度A, B, C, Dの組み合わせとして考えた場合に、各傾斜角度 $\theta_{AX}$ ,  $\theta_{BY}$ ,  $\theta_{AY}$ ,  $\theta_{BX}$ との対応関係を並べ替え、符号を反転させた(絶対値が同じ)ものとなる。このような関係を利用することによって、メモリ40に格納する初期値データを削減することができる。

【0124】図33は、第2の回路例を示すブロック図である。図33において、第2の回路例は、前述の図27に示したカウンタ初期値を格納するメモリ40に対し

(18) 02-236264 (P2002-236264A)

て、入力Ch検出回路41、出力Ch検出回路42および大小比較／ソート回路46によって入出力チャネル情報を基に生成したアクセス信号を与え、さらに、メモリ40から読み出した初期値をソート／符号反転回路47で処理して各MEMSミラー駆動部14A、14Bに送るようとしたものである。

【0125】大小比較／ソート回路46は、入力Ch検出回路41で検出された入力チャネル番号iと出力Ch検出回路42で検出された出力チャネル番号jとの大小比較を行い、入出力チャネル番号を示す情報としてメモリ40に与えるアクセス信号の上位側にチャネル番号の大きい方がくるように並べ替えを行うための回路である。

【0126】この大小比較／ソート回路46は、具体的には、例えば図34に示すように、EX-OR回路46A、AND回路46Bおよびラッチ回路46Cを組み合わせた回路によって、入力チャネル番号iと出力チャネル番号jの大小比較を行い、その比較結果に基づいて $2 \times 2$ マトリックススイッチ46Dによりチャネル番号の並べ替えを行うようにすることが可能である。なお、ラッチ回路46Cは、 $2 \times 2$ マトリックススイッチ46Dに対して、入力チャネル番号iが出力チャネル番号jより大きい場合に入出力ポートの接続をバー状態にする信号を与え、入力チャネル番号iが出力チャネル番号jより小さい場合に入出力ポートの接続をクロス状態にする信号を与える。また、ラッチ回路46Cから出力される大小比較の結果を示す信号は、後段のソート／符号反転回路47にも送られる。

【0127】ソート／符号反転回路47は、大小比較／ソート回路46からのアクセス信号に従ってメモリ40から読み出された初期値データ（傾斜角度）が入力され、大小比較／ソート回路46で $i > j$ の大小関係が検出された場合には、メモリ40からの初期値データをそのまま各MEMSミラー駆動部14A、14Bの各々のU/Dカウンタ21X、21Yに出力し、大小比較／ソート回路46で $i < j$ の大小関係が検出された場合には、メモリ40からの初期値データを前述の表2に示したような関係に対応させて並べ替えて符号反転した後に、各MEMSミラー駆動部14A、14Bの各々のU/Dカウンタ21X、21Yに出力する。

【0128】このソート／符号反転回路47は、具体的には、例えば図35に示すように、メモリ40から読み出された傾斜角度データ $\theta_{AX}$ 、 $\theta_{BX}$ および $\theta_{AY}$ 、 $\theta_{BY}$ を $2 \times 2$ マトリックススイッチ47Aおよび47Bでそれぞれ受け、 $i < j$ の大小関係が検出された場合に、各 $2 \times 2$ マトリックススイッチ47A、47Bの入出力ポートの接続をクロス状態にして、 $\theta_{AX}$ と $\theta_{BX}$ の並べ替えおよび $\theta_{AY}$ と $\theta_{BY}$ の並べ替えを行う。そして、各 $2 \times 2$ マトリックススイッチ47A、47Bから出力された各傾斜角度データは、各符号反転回路47C、47Dにそれ

ぞれ送られ、 $i < j$ の場合に各傾斜角度データの符号が反転される。そして、符号反転回路47Cから出力される各傾斜角度データが、各MEMSミラー駆動部14A、14BのU/Dカウンタ21Xにそれぞれ送られ、符号反転回路47Dから出力される各傾斜角度データが、各MEMSミラー駆動部14A、14BのU/Dカウンタ21Yにそれぞれ送られる。

【0129】上記のような第2の回路例を適用することにより、メモリ40に必要とされるメモリ容量を、本回路構成を適用しない図27に示したような構成の場合に比べて半減させることができになる。次に、初期値メモリの構成を最適化するための第3の回路例について説明する。

【0130】第3の回路では、3次元的に線対称な各MEMSミラーアレイ2A、2Bの配置において、2組の入出力チャネル番号(i1, j1)、(i2, j2)の間に、次の(13)式～(15)式の関係が同時に成り立つ場合、入力側および出力側の各MEMSミラーの傾斜角度について、次の表3に示すような関係が成立することを利用して、メモリ構成の最適化を図るようにしたものである。

$$i_2 = i_1 + N \times n \quad \dots (13)$$

$$j_2 = j_1 - N \times n \quad \dots (14)$$

$$-N < i_1 - j_2 < N \quad \dots (15)$$

ただし、Nは列の数、nは任意の整数とする。

【0132】

【表3】

入力チャネル	出力チャネル	$\theta_{AX}$	$\theta_{AY}$	$\theta_{BX}$	$\theta_{BY}$
i1	j1	A	B	C	D
i2	j2	A	-B	C	-D

【0133】図36は、上記表3の関係を具体的に示した例示図である。図36では、入出力チャネル数が $64 \text{ch} \times 64 \text{ch}$ の場合を考え、入出力側の各MEMSミラーアレイ2A、2Bが、8行8列に配列された64個のMEMSミラーをそれぞれ有するものとしたとき、上記表3の関係が成り立つ組み合わせの1つとして、例えば、(i1, j1) = (1, 51)、(i2, j2) = (49, 3)を想定している。このような入出力チャネルにおいては、入力側および出力側の各MEMSミラーの傾斜角度について、絶対値が各軸方向で同じになり、その符号がY軸方向で反転した関係が成り立つようになる。このような関係を利用することによっても、メモリ40に格納する初期値データを削減することが可能になる。

【0134】図37は、第3の回路例を示すブロック図である。図37において、第3の回路例は、前述の図27に示したカウンタ初期値を格納するメモリ40に対して、入力Ch検出回路41、出力Ch検出回路42、組み替え回路48および大小比較回路49によって入出力チャネル情報を基に生成したアクセス信号を与え、さら

## (19) 02-236264 (P2002-236264A)

に、メモリ40から読み出した初期値を、その一部を符号反転回路50A、50Bで処理して各MEMSミラー駆動部14A、14Bに送るようにしたものである。

【0135】組み替え回路48は、大小比較回路49によって比較される入出力チャネル番号間の大小関係に応じて、前述の(13)式～(15)式の関係に従い、入力チャネル番号iおよび出力チャネル番号jの組み替えを行うものである。この組み替え回路48は、具体的には、例えば図38に示すように、セレクタ48A、48B、商・剩余算出回路48C、48Dおよび演算回路48E、48Fを組み合わせて構成することが可能である。

【0136】図38の回路構成では、大小比較回路49における比較結果が*i > j*を示す場合、チャネル番号の組み替えを必要としない設定になっていて、入力Ch検出回路41および出力Ch検出回路42から送られてくる入力チャネル番号iおよび出力チャネル番号jが、そのまま各セレクタ48A、48Bを介してメモリ40に伝えられる。一方、大小比較回路49における比較結果が*i < j*を示す場合には、入力チャネル番号iおよび出力チャネル番号jについて、商・剩余算出回路48C、48Dで、チャネル番号を列の数Nで割ったときの商および剩余がそれぞれ算出される。入力チャネル番号iについて商・剩余算出回路48Cで算出された、商は演算回路48Fに出力され、剩余は演算回路48Eに出力される。また、出力チャネル番号jについて商・剩余算出回路48Dで算出された、商は演算回路48Eに出力され、剩余は演算回路48Fに出力される。そして、各演算回路48E、48Fでは、与えられた商および剩余を用いてチャネル番号の再計算が行われ、演算回路48Eの再計算結果が組み替え後の入力チャネル番号としてセレクタ48Aを介してメモリ40に送られ、演算回路48Fの再計算結果が組み替え後の出力チャネル番号としてセレクタ48Bを介してメモリ40に送られる。

【0137】上記のような組み替え回路48における処理動作は、前述の図36に例示したような64ch×64chの場合には、例えば図39に示すように、組み替え前の入力チャネル番号i1および出力チャネル番号j1を6ビットデータで表すとき、組み替え後の入力チャネル番号i2および出力チャネル番号j2として、組み替え前の各データの上位3ビットを互いに入れ替えた6ビットデータを作成することになる。このようなデータ処理を実行する組み替え回路48は、論理回路の組み合わせにより容易に実現可能である。

【0138】符号反転回路50Aは、組み替え回路48から出力される入出力チャネルデータに従ってメモリ40から読み出された傾斜角度のうち、入力側のMEMSミラーのY軸方向に対応した傾斜角度θ<sub>AY</sub>が入力され、大小比較回路49における比較結果が*i > j*を示す場合にはそのままの傾斜角度θ<sub>AY</sub>を、比較結果が*i < j*を示

す場合には符号を反転させた傾斜角度θ<sub>AY</sub>をMEMSミラー駆動部14AのU/Dカウンタ21Yに送る。また、符号反転回路50Bは、組み替え回路48から出力される入出力チャネルデータに従ってメモリ40から読み出された傾斜角度のうち、出力側のMEMSミラーのY軸方向に対応した傾斜角度θ<sub>BY</sub>が入力され、大小比較回路49における比較結果が*i > j*を示す場合にはそのままの傾斜角度θ<sub>BY</sub>を、比較結果が*i < j*を示す場合には符号を反転させた傾斜角度θ<sub>BY</sub>をMEMSミラー駆動部14BのU/Dカウンタ21Yに送る。

【0139】上記のような第3の回路例を適用することによって、メモリ40に必要とされるメモリ容量を、本回路構成を適用しない図27に示したような構成の場合に比べて半減させることが可能になる。次に、初期値メモリの構成を最適化するための第4の回路例について説明する。

【0140】上述した第1～第3の回路例では、2組の入出力チャネル番号(i1, j1), (i2, j2)について、対応する各MEMSミラーの各軸方向の傾斜角度の相対関係を基にメモリ構成の最適化を図ってきた。第4の回路例では、カウンタ初期値の精度に対する要求が比較的厳しくなく、かつ、メモリ容量に制限があるような場合に、1組の入出力チャネル番号(i1, j1)について、i1とj1との間の列差または行差を基準にして補正角度を考えることで、メモリ構成の最適化を図るようにしたものである。具体的には、例えばi1とj1が同じ行に位置する場合に、i1とj1の間の列差に着目すると、次の表4および表5に示すような関係が成立することを利用したものである。

【0141】

【表4】

入力チャネル	出力チャネル	θ <sub>AX</sub>	θ <sub>AY</sub>	θ <sub>BX</sub>	θ <sub>BY</sub>
i1	j1	A	B	-A	B

【0142】

【表5】

列差	A
-(N-1)	-(N-1) × α
⋮	⋮
-1	-α
0	0
1	α
⋮	⋮
N-1	(N-1) × α

【0143】表4にあるように、i1とj1が同じ行に位置する場合、入力側および出力側の各MEMSミラーのY軸方向の傾斜角度θ<sub>AY</sub>、θ<sub>BY</sub>は同じ値Bになり、X軸方向の傾斜角度θ<sub>AX</sub>、θ<sub>BX</sub>は絶対値が同じで符号が異なる値A、-Aとなる。そして、X軸方向の傾斜角度θ<sub>AX</sub>、θ<sub>BX</sub>の絶対値Aは、表5にあるように、αを基準の補正角度として列差に依存した線形関係を持つようになる。

(20) 02-236264 (P2002-236264A)

【0144】図40は、列差を基準にしたX軸方向の傾斜角度 $\theta_{AX}$ 、 $\theta_{BX}$ の関係を説明する図である。図40に示したように、入力側のMEMSミラーに対して出力側のMEMSミラーが同じ列に位置して列差が0となるときには、各MEMSミラーのX軸方向の傾斜角度 $\theta_{AX}$ 、 $\theta_{BX}$ がそれぞれ0になり、列差が1となるときには、傾斜角度 $\theta_{AX} = \alpha$ 、 $\theta_{BX} = -\alpha$ になり、列差がN-1となるときには、傾斜角度 $\theta_{AX} = (N-1) \times \alpha$ 、 $\theta_{BX} = -(N-1) \times \alpha$ になる。

【0145】上記のような関係は、i1とj1が同じ列に位置し、i1とj1の間の行差に着目する場合にも同様にして考えることができる。従って、このような関係を利用することによって、メモリ40に格納する初期値データを大幅に減らすことが可能になる。図41は、第4の回路例を示すブロック図である。

【0146】図41において、第4の回路例は、前述の図27に示したカウンタ初期値を格納するメモリ40に対して、入力Ch検出回路41、出力Ch検出回路42および行列差演算回路51によって入出力チャネル情報を基に生成したアクセス信号を与える、さらに、メモリ40から読み出した初期値を、その一部を符号反転回路52A、52Bで処理して各MEMSミラー駆動部14A、14Bに送るようにしたものである。

【0147】行列差演算回路51は、入力Ch検出回路41で検出された入力チャネル番号と出力Ch検出回路42で検出された出力チャネル番号に従って、入出力チャネル間の列差または行差を演算し、その演算結果をアクセス信号としてメモリ40に与えるものである。この行列差演算回路51は、具体的には、例えば図42に示すように、商・剰余算出回路51A、51Bおよび演算回路51C、51Dを組み合わせて構成することが可能である。

【0148】図42の回路構成では、商・剰余算出回路51Aにおいて、入力チャネル番号を列の数Nで割ったときの商および剰余が算出され、その商が演算回路51Dに出力され、剰余が演算回路51Cに出力される。また、商・剰余算出回路51Bにおいては、出力チャネル番号を列の数Nで割ったときの商および剰余が算出され、その商が演算回路51Dに出力され、剰余が演算回路51Cに出力される。そして、演算回路51Cでは、各商・剰余算出回路51A、51Cからの剰余の値を用いて列差が演算されてメモリ40に送られる。また、演算回路51Dでは、各商・剰余算出回路51A、51Cからの商の値を用いて行差が演算されてメモリ40に送られる。

【0149】メモリ40には、前述の表5に示したような各列差に対応した補正角度の値と、各行差に対応した補正角度の値とがそれぞれ格納されていて、行列差演算回路51から送られる列差または行差に従って該当する格納データが読み出される。なお、ここでは、列差およ

び行差に対応した補正角度データをメモリ40に格納しておく構成を示したが、メモリ40に代えて、例えば図43に示すような掛算回路40'を設け、行列差演算回路51から送られる列差または行差に応じて補正角度を逐次計算することも可能である。

【0150】符号反転回路52Aは、列差に対応させてメモリ40から読み出された補正角度データが入力され、符号を反転させた補正角度をMEMSミラー駆動部14BのU/Dカウンタ21Xに送る。また、符号反転回路52Aは、行差に対応させてメモリ40から読み出された補正角度データが入力され、符号を反転させた補正角度をMEMSミラー駆動部14BのU/Dカウンタ21Yに送る。

【0151】上記のような第4の回路例を適用することによって、メモリ40に必要とされるメモリ容量を、本回路構成を適用しない図27に示したような構成の場合に比べて大幅に削減させることが可能になる。なお、上述した第1～第4実施形態では、3次元型の光信号交換器として、図45に示したような構成を考えたが、本発明が適用可能な光信号交換器の構成はこれに限られるものではない。例えば、図44に示すように、入力側および出力側の各コリメータアレイ1A、1Bを並べて配置した入出力一体型のコリメータアレイと、入力側および出力側の各MEMSミラーアレイ2A、2Bを並べて配置した入出力一体型のMEMSミラーアレイと、入力側MEMSミラーからの光をシフトさせながら折り返して出力側MEMSミラーに戻すシフト型折り返しミラーと、を有するような3次元型の光信号交換器などに対しても本発明の制御技術を適用することが可能である。ただし、入出力一体型のMEMSミラーアレイを適用した構成について、前述した初期値メモリの構成を最適化するための第1～第4の回路例を採用することは除かれるものとする。以上、本明細書で開示した主な発明について以下にまとめる。

【0152】(付記1) 反射面の角度が制御可能な複数のティルトミラーを平面上に配置した第1ミラーアレイおよび第2ミラーアレイを有し、入力された光信号を前記第1ミラーアレイおよび前記第2ミラーアレイで順次反射して特定の位置から出力する光信号交換器について、前記第1ミラーアレイおよび前記第2ミラーアレイの各ティルトミラーの反射面の角度を制御する制御装置であって、前記第2ミラーアレイで反射された光信号の出力状態を検出する出力光検出手段と、該出力光検出手段の検出結果に基づいて、前記第1ミラーアレイおよび前記第2ミラーアレイの前記光信号を反射した各ティルトミラーの反射面の角度を判断し、該各角度が予め設定した目標値に近づくように前記各ティルトミラーの反射面の角度を補正制御する角度制御手段と、を備えて構成されたことを特徴とする光信号交換器の制御装置。

【0153】(付記2) 付記1に記載の制御装置であ

(21) 02-236264 (P2002-236264A)

つて、前記出力光検出手段は、前記第2ミラーアレイで反射された光信号の一部を分岐する光分岐部と、該光分岐部からの分岐光を2次元の領域を有する受光面で受光して、前記分岐光についての位置情報を生成する位置情報生成部と、を有し、前記角度制御手段は、前記位置情報生成部からの位置情報と、前記各ティルトミラーの反射面の角度の目標値に対応させて予め設定した初期位置情報を比較することで、前記光信号の到達位置の誤差を検出する位置差分検出部と、該位置差分検出部で検出された到達位置の誤差を基に、前記各ティルトミラーの反射面の角度ずれを算出して補正角度を演算する演算処理部と、該演算処理部で演算された補正角度に従って前記各ティルトミラーの反射面の角度を制御する補正制御部と、を有することを特徴とする光信号交換器の制御装置。

【0154】(付記3) 付記2に記載の制御装置であって、前記演算処理部は、前記位置差分検出部で検出される到達位置の誤差が略零となるように、前記第1ミラーアレイ側の反射面の角度のみを強制的に変化させたときの第1角度変化量と、前記第2ミラーアレイ側の反射面の角度のみを強制的に変化させたときの第2角度変化量と、を用いて、前記各ティルトミラーの反射面の角度ずれを算出して補正角度を演算することを特徴とする光信号交換器の制御装置。

【0155】(付記4) 付記3に記載の制御装置であって、前記演算処理部は、前記位置差分検出部で有意な誤差が検出されない場合に、少なくとも前記第2ミラーアレイ側の反射面の角度を変化させたときに前記位置差分検出部で検出される誤差の変化状態に応じて、光信号の出力状態を判別するようにしたことを特徴とする光信号交換器の制御装置。

【0156】(付記5) 付記3に記載の制御装置であって、前記演算処理部は、前記位置差分検出部で有意な誤差が検出されない場合に、前記位置情報生成部で得られる画像の図形情報に基づいて、光信号の出力状態を判別するようにしたことを特徴とする光信号交換器の制御装置。

【0157】(付記6) 付記2に記載の制御装置であって、前記出力光検出手段は、前記第2ミラーアレイで反射された光信号の一部を異なる位置で分岐する少なくとも2つの光分岐部と、該各光分岐部からの分岐光を2次元の領域を有する受光面で受光して、前記各分岐光についての位置情報をそれぞれ生成する少なくとも2つの位置情報生成部と、を有し、前記角度制御手段は、前記第1ミラーアレイおよび前記第2ミラーアレイの各反射面の角度を強制的に変化させることなく、各々の反射面の角度ずれを算出して角度補正を行うことを特徴とする光信号交換器の制御装置。

【0158】(付記7) 付記2に記載の制御装置であって、前記出力光検出手段は、前記第2ミラーアレイで

反射された光信号の一部を分岐する光分岐部と、該光分岐部からの分岐光を、2次元の領域を有し、かつ、前記分岐光の伝搬方向に移動可能な受光面で受光して、前記分岐光についての少なくとも2種類の位置情報を生成する位置情報生成部と、を有し、前記角度制御手段は、前記第1ミラーアレイおよび前記第2ミラーアレイの各反射面の角度を強制的に変化させることなく、各々の反射面の角度ずれを算出して角度補正を行うことを特徴とする光信号交換器の制御装置。

【0159】(付記8) 付記1に記載の制御装置であって、前記出力光検出手段は、前記特定の位置から出力される光信号のパワーを検出する光パワー検出部を有し、前記角度制御手段は、前記第1ミラーアレイの各ティルトミラーの反射面の角度を一定の制御方向に段階的に変化させる第1ミラード駆動部と、前記第2ミラーアレイの各ティルトミラーの反射面の角度を一定の制御方向に段階的に変化させる第2ミラード駆動部と、前記第1ミラード駆動部および前記第2ミラード駆動部の少なくとも一方により反射面の角度を変化させた時の直前および直後に前記光パワー検出部で検出される出力光パワーの各値を比較し、該比較結果を基に前記第1ミラード駆動部および前記第2ミラード駆動部における各制御方向を決定して、前記光パワー検出部で検出される出力光パワーが増大するように前記各ティルトミラーの反射面の角度をフィードバック制御する比較制御部と、有することを特徴とする光信号交換器の制御装置。

【0160】(付記9) 付記8に記載の制御装置であって、前記比較制御部は、前記光パワー検出部で検出された出力光パワーを示す出力信号を一定の時間保持して出力するホールド回路と、前記光パワー検出部からの出力信号および前記ホールド回路からの出力信号を比較し、各出力信号で示される出力光パワーの大小関係に応じてレベルが変化する信号を出力する比較回路と、該比較回路からの出力信号のレベルに従って、前記第1ミラード駆動部および前記第2ミラード駆動部における各制御方向を決定する信号を生成する制御信号生成回路と、前記比較回路からの出力信号を監視して前記制御信号生成回路の動作設定を制御する制御監視回路と、を有することを特徴とする光信号交換器の制御装置。

【0161】(付記10) 付記8に記載の制御装置であって、前記比較制御部は、前記第1ミラーアレイおよび前記第2ミラーアレイの各ティルトミラーについて、それぞれ、一方の軸方向の角度制御が完了した後に、他方の軸方向の角度制御が行われるように、前記第1ミラード駆動部および前記第2ミラード駆動部を制御することを特徴とする光信号交換器の制御装置。

【0162】(付記11) 付記8に記載の制御装置であって、前記比較制御部は、前記第1ミラーアレイおよび前記第2ミラーアレイの各ティルトミラーについて、同一軸方向の角度制御が同時に行われるように前記第1

(22) 02-236264 (P2002-236264A)

ミラー駆動部および前記第2ミラー駆動部を制御することを特徴とする光信号交換器の制御装置。

【0163】(付記12) 付記8に記載の制御装置であって、前記比較制御部は、前記第1ミラーアレイおよび前記第2ミラーアレイの各ティルトミラーについて、それぞれ、異なる軸方向の角度制御が同時に行われるように前記第1ミラー駆動部および前記第2ミラー駆動部を制御することを特徴とする光信号交換器の制御装置。

【0164】(付記13) 付記8に記載の制御装置であって、前記比較制御部は、前記第1ミラーアレイ側のティルトミラーの異なる軸方向の角度制御および前記第2ミラーアレイ側のティルトミラーの異なる軸方向の角度制御が同時に行われるように前記第1ミラー駆動部および前記第2ミラー駆動部を制御することを特徴とする光信号交換器の制御装置。

【0165】(付記14) 付記8に記載の制御装置であって、前記比較制御部は、前記第1ミラー駆動部および前記第2ミラー駆動に対して、制御対象となる各ティルトミラーの反射面の角度に関する初期値をそれぞれ与えることを特徴とする制御装置。

【0166】(付記15) 付記14に記載の制御装置であって、前記比較制御部は、入出力チャネルの組み合わせに対応した各ティルトミラーの反射面の角度に関する初期値を予め格納する記憶装置と、制御対象となる各ティルトミラーを特定するチャネル情報に従って、前記記憶装置に格納された該当する初期値を読み出して前記第1ミラー駆動部および前記第2ミラー駆動にそれぞれ与えるためのアクセス信号を生成する初期値アクセス制御回路と、を備えたことを特徴とする制御装置。

【0167】(付記16) 付記15に記載の制御装置であって、前記第1ティルトミラーアレイおよび前記第2ティルトミラーアレイは、3次元的に線対称となるように配置され、かつ、各々のアレイに配置された複数のティルトミラーに対して、前記線対称の軸を基準して対称になるように連続番号が割り振られ、前記記憶装置は、前記対称に割り振られたティルトミラー番号に対応させるとともに、各ティルトミラーの光学的特性を利用して関連付けが行われた前記初期値を格納し、前記初期値アクセス制御回路は、前記チャネル情報に基づいて特定した各ティルトミラー番号に応じて、前記記憶装置の関連付けられた初期値を読み出すための前記アクセス信号を生成することを特徴とする制御装置。

【0168】(付記17) 付記16に記載の制御装置であって、前記初期値アクセス制御回路は、前記チャネル情報に基づいて、前記第1ティルトミラーアレイの制御対象となるティルトミラーの第1番号と、前記第2ティルトミラーアレイの制御対象となるティルトミラーの第2番号とをそれぞれ検出し、前記第1ティルトミラーアレイの前記線対称の軸に垂直に並べられたティルトミラー数で前記第1番号を割り算したときの剰余と、前記

第1番号および前記第2番号の差とをそれぞれ演算し、該演算した剰余および差の各値を前記アクセス信号として前記記憶装置に伝え、前記記憶装置には、前記剰余および差を基準に関連付けされた前記初期値が格納されていることを特徴とする制御装置。

【0169】(付記18) 付記17に記載の制御装置であって、前記初期値アクセス制御回路は、前記第1番号および前記第2番号と同じであるか否かを判定し、該判定結果を含んだ前記アクセス信号を生成し、前記記憶装置には、前記第1番号および前記第2番号が同じなるときの前記初期値が1つの固定値として格納されていることを特徴とする制御装置。

【0170】(付記19) 付記16に記載の制御装置であって、前記初期値アクセス制御回路は、前記チャネル情報に基づいて、前記第1ティルトミラーアレイの制御対象となるティルトミラーの第1番号と、前記第2ティルトミラーアレイの制御対象となるティルトミラーの第2番号とをそれぞれ検出し、前記第1番号および前記第2番号の大小比較を行い、大小順に並べ替えた各番号を前記アクセス信号として前記記憶装置に伝えるとともに、前記第1番号および前記第2番号の並べ替えを行ったときには、前記記憶装置から読み出された初期値について、前記第1ティルトミラーアレイのティルトミラーに対する初期値と、前記第2ティルトミラーアレイのティルトミラーに対する初期値とを入れ替えた上で符号を反転させる機能を備え、前記記憶装置には、前記第1番号および前記第2番号の大小関係を基準に関連付けされた前記初期値が格納されていることを特徴とする制御装置。

【0171】(付記20) 付記16に記載の制御装置であって、前記初期値アクセス制御回路は、前記チャネル情報に基づいて、前記第1ティルトミラーアレイの制御対象となるティルトミラーの第1番号と、前記第2ティルトミラーアレイの制御対象となるティルトミラーの第2番号とをそれぞれ検出し、前記第1番号および前記第2番号の大小比較を行い、前記第1番号が前記第2番号よりも大きいときには、前記検出された第1番号および第2番号を前記アクセス信号として前記記憶装置に伝え、前記第2番号が前記第1番号よりも大きいときには、前記検出された第1番号と同一列かつ同一行に位置する第2番号と、前記検出された第2番号と同一列かつ同一行に位置する第1番号とに組み替えて前記アクセス信号として前記記憶装置に伝えるとともに、前記第1番号および前記第2番号の組み替えを行ったときには、前記記憶装置から読み出された初期値について、前記線対称の軸に平行な方向の初期値の符号を反転させる機能を備え、前記記憶装置には、前記第1番号および前記第2番号の大小関係を基準に関連付けされた前記初期値が格納されていることを特徴とする制御装置。

【0172】(付記21) 付記16に記載の制御装置

(23) 02-236264 (P2002-236264A)

であって、前記初期値アクセス制御回路は、前記チャネル情報に基づいて、前記第1ティルトミラーアレイの制御対象となるティルトミラーの第1番号と、前記第2ティルトミラーアレイの制御対象となるティルトミラーの第2番号とをそれぞれ検出し、前記第1番号および前記第2番号について、前記線対称の軸に垂直な方向成分の相対差と、前記線対称の軸に平行な方向成分の相対差とを抽出し、該抽出した各相対差を前記アクセス信号として前記記憶装置に伝え、前記記憶装置には、前記各相対差を基準にして算出した補正角度が前記初期値として格納されていることを特徴とする制御装置。

【0173】(付記22) 付記21に記載の制御装置であって、前記記憶装置に代えて、前記初期値アクセス制御回路から伝えられる各相対差に従って補正角度を演算する回路を設けたことを特徴とする制御装置。

【0174】(付記23) 反射面の角度が制御可能な複数のティルトミラーを平面上に配置した第1ミラーアレイおよび第2ミラーアレイを有し、入力された光信号を前記第1ミラーアレイおよび前記第2ミラーアレイで順次反射して特定の位置から出力する光信号交換器について、前記第1ミラーアレイおよび前記第2ミラーアレイの各ティルトミラーの反射面の角度を制御する方法であって、前記第2ミラーアレイで反射された光信号の出力状態を検出する出力光検出過程と、該出力光検出過程の検出結果に基づいて、前記第1ミラーアレイおよび前記第2ミラーアレイの前記光信号を反射した各ティルトミラーの反射面の角度を判断し、該各角度が予め設定した目標値に近づくように前記各ティルトミラーの反射面の角度を補正制御する角度制御過程と、を含んでなることを特徴とする光信号交換器の制御方法。

【0175】(付記24) 付記23に記載の制御方法であって、前記出力光検出過程は、前記第2ミラーアレイで反射された光信号の一部を分岐し、該分岐光を2次元の領域を有する受光面で受光して位置情報を生成し、前記角度制御過程は、前記出力光検出過程で生成された位置情報と、前記各ティルトミラーの反射面の角度の目標値に対応させて予め設定した初期位置情報を比較することで、前記光信号の到達位置の誤差を検出し、該検出した到達位置の誤差を基に、前記各ティルトミラーの反射面の角度ずれを算出して補正角度を演算し、該演算した補正角度に従って前記各ティルトミラーの反射面の角度を制御することを特徴とする光信号交換器の制御方法。

【0176】(付記25) 付記23に記載の制御方法であって、前記出力光検出過程は、前記特定の位置から出力される光信号のパワーを検出し、前記角度制御過程は、前記第1ミラーアレイの各ティルトミラーの反射面の角度を一定の制御方向に段階的に変化させる第1ミラーア駆動部および前記第2ミラーアレイの各ティルトミラーの反射面の角度を一定の制御方向に段階的に変化させ

る第2ミラー駆動部の少なくとも一方により反射面の角度を変化させた時の直前および直後に前記出力光検出過程で検出される出力光パワーの各値を比較し、該比較結果を基に前記第1ミラー駆動部および前記第2ミラー駆動部における各制御方向を決定して、前記出力光検出過程で検出される出力光パワーが増大するように前記各ティルトミラーの反射面の角度をフィードバック制御することを特徴とする光信号交換器の制御方法。

【0177】(付記26) 付記25に記載の制御方法であって、前記角度制御過程は、前記第1ミラー駆動部および前記第2ミラー駆動に対して、制御対象となる各ティルトミラーの反射面の角度に関する初期値をそれぞれ与えることを特徴とする光信号交換器の制御方法。

【0178】(付記27) 付記26に記載の制御方法であって、前記角度制御過程は、入出力チャネルの組み合わせに対応した各ティルトミラーの反射面の角度に関する初期値が記憶装置に予め格納され、制御対象となる各ティルトミラーを特定するチャネル情報に従って、前記記憶装置に格納された該当する初期値を読み出して前記第1ミラー駆動部および前記第2ミラー駆動にそれぞれ与えることを特徴とする光信号交換器の制御方法。

【0179】(付記28) 付記27に記載の制御方法であって、前記第1ティルトミラーアレイおよび前記第2ティルトミラーアレイが、3次元的に線対称となるように配置され、かつ、各々のアレイに配置された複数のティルトミラーに対して、前記線対称の軸を基準して対称になるように連続番号が割り振られ、前記角度制御過程は、前記対称に割り振られたティルトミラー番号に対応させるとともに、各ティルトミラーの光学的特性を利用して関連付けが行われた前記初期値が前記記憶装置に格納され、前記チャネル情報に基づいて特定した各ティルトミラー番号に応じて、前記記憶装置の関連付けられた初期値を読み出すことを特徴とする光信号交換器の制御方法。

【0180】

【発明の効果】以上説明したように、本発明にかかる光信号交換器の制御装置および制御方法によれば、第1、2ミラーアレイで順次反射された光信号についての出力状態を検出し、その検出結果を基に各ティルトミラーの角度ずれ判断して補正するようにしたことで、低光損失、かつ、高精度の光信号交換器を実現することができる。これにより、小型で大容量の光交換機や光スイッチの開発が可能になる。

【図面の簡単な説明】

【図1】本発明の第1実施形態にかかる光信号交換器の制御装置の全体構成を示す概略図である。

【図2】同上第1実施形態における制御回路の具体的な機能構成の一例を示すブロック図である。

【図3】同上第1実施形態における位置情報記憶部の具体的な構成例を示す図である。

(24) 02-236264 (P 2002-236264A)

【図4】同上第1実施形態における初期位置情報を説明するための配置図である。

【図5】同上第1実施形態において位置ずれを検出する具体的な方法を説明するための図である。

【図6】同上第1実施形態において演算処理部で実行される処理を説明する図であって、(A)はX軸方向の光路を模式的に示し、(B)は(A)の状態に関して幾何学的に等価な関係を示したものである。

【図7】図6の状態から出力側MEMSミラーの角度を強制的にずらしたときの状態を説明する図であって、(A)はX軸方向の光路を模式的に示し、(B)は(A)の状態に関して幾何学的に等価な関係を示したものである。

【図8】図6の状態から入力側MEMSミラーの角度を強制的にずらしたときの状態を説明する図であって、(A)はX軸方向の光路を模式的に示し、(B)は(A)の状態に関して幾何学的に等価な関係を示したものである。

【図9】本発明の第1実施形態において制御開始時に位置ずれが発生していない場合の状態に関する幾何学的に等価な関係を示した図である。

【図10】同上第1実施形態についてCCDイメージセンサで得られる画像の一例を光信号の入射状態に応じて示した図である。

【図11】同上第1実施形態についてCCDイメージセンサで得られる画像の具体的な処理方法の一例を説明する図である。

【図12】図11における「NG1」の状態における光路を模式的に示した図である。

【図13】本発明の第2実施形態にかかる光信号交換器の制御装置の要部構成を示す概略図である。

【図14】同上第2実施形態に関連する第1の応用例の要部構成を示す概略図である。

【図15】図14の変形例の要部構成を示す概略図である。

【図16】本発明の第2実施形態に関連する第2の応用例の要部構成を示す概略図である。

【図17】同上第2実施形態に関連する第3の応用例の要部構成を示す概略図である。

【図18】本発明の第3実施形態にかかる光信号交換器の制御装置の全体構成を示す概略図である。

【図19】同上第3実施形態における光パワー検出部、比較制御部およびMEMSミラー駆動部についての具体的な構成例を示すブロック図である。

【図20】3次元型の光信号交換器について出力光ファイバに結合される光信号のパワーと各MEMSミラーの角度との関係を示す図である。

【図21】本発明の第3実施形態におけるカウンタ制御信号生成回路および監視制御回路の具体的な回路例を示すブロック図である。

【図22】同上第3実施形態における比較制御部の動作を説明するタイミングチャートである。

【図23】同上第3実施形態に関連する変形例の構成を示したブロック図である。

【図24】本発明の第4実施形態における比較制御部の具体的な構成例を示すブロック図である。

【図25】同上第4実施形態における比較制御部の動作を説明するフローチャートである。

【図26】同上第4実施形態に関連する応用例についての比較制御部およびMEMSミラー駆動部の構成の示したブロック図である。

【図27】本発明の第3、第4実施形態に関連して、カウンタ初期値を格納するメモリを設けた構成の一例を示すブロック図である。

【図28】図27の初期値メモリの構成を最適化するために各MEMSミラーに割り振る番号の規則性を説明する図である。

【図29】初期値メモリの構成を最適化するための第1の回路例を示すブロック図である。

【図30】図29の第1の回路例において利用するMEMSミラーの光学特性を説明するための図である。

【図31】図29の第1の回路例に改良を施した一例を示すブロック図である。

【図32】図29の第1の回路例に改良を施した他の一例を示すブロック図である。

【図33】初期値メモリの構成を最適化するための第2の回路例を示すブロック図である。

【図34】図33の第2の回路例における大小比較／ソート回路の具体的な構成例を示す回路図である。

【図35】図33の第2の回路例におけるソート／符号反転回路の具体的な構成例を示す回路図である。

【図36】初期値メモリの構成を最適化するための第3の回路例において利用するMEMSミラーの光学特性を説明するための図である。

【図37】第3の回路例を示すブロック図である。

【図38】図37の第3の回路例における組み替え回路の具体的な構成例を示す回路図である。

【図39】図38の組み替え回路における処理動作を説明するための図である。

【図40】初期値メモリの構成を最適化するための第4の回路例において利用するMEMSミラーの光学特性を説明するための図である。

【図41】第4の回路例を示すブロック図である。

【図42】図41の第4の回路例における行列差演算回路の具体的な構成例を示す回路図である。

【図43】図41の第4の回路例についてメモリに代わる掛算回路を例示した図である。

【図44】本発明が適用可能な3次元型の光信号交換器についての他の構成例を示す斜視図である。

【図45】一般的な3次元型の光信号交換器の構成例を

(25) 02-236264 (P2002-236264A)

示す斜視図である。

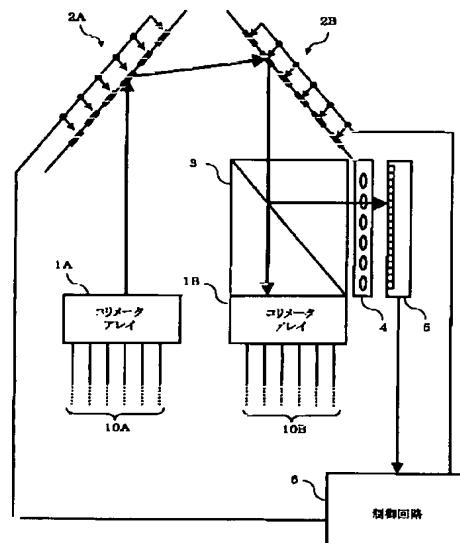
【図4 6】図4 5の光信号交換器における光信号の位置  
それを模式的に示した図である。

【符号の説明】

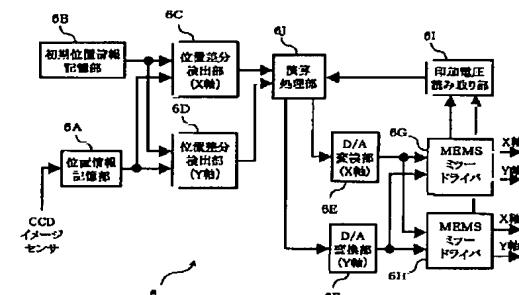
- 1 A, 1 B コリメータアレイ
- 2 A, 2 B MEMSミラーアレイ
- 3, 3' ビームスプリッタ
- 4, 4' レンズアレイ
- 5, 5', 5'' CCDイメージセンサ
- 6 制御回路
- 6 A 位置情報記憶部
- 6 B 初期位置情報記憶部
- 6 C, 6 D 位置差分検出部
- 6 G, 6 H MEMSミラードライバ
- 6 I 印加電圧読み取り部
- 6 J 演算処理部
- 7 ハーフミラー
- 8 光源
- 10 A, 10 B 光ファイバアレイ
- 11 光カプラアレイ

- 12 光パワー検出部
- 13 比較制御部
- 13 C ホールド回路
- 13 D 比較回路
- 13 E カウンタ制御信号生成回路
- 13 F 制御監視回路
- 14 A, 14 B MEMSミラー駆動部
- 40 メモリ
- 41 入力Ch検出回路
- 42 出力Ch検出回路
- 43 剰余演算回路
- 44 差分演算回路
- 45 O検出回路
- 46 大小比較／ソート回路
- 47 ソート／符号反転回路
- 48 組み替え回路
- 49 大小比較回路
- 50 A, 50 B, 52 A, 52 B 符号反転回路
- 51 行列差演算回路

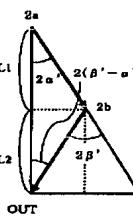
【図1】



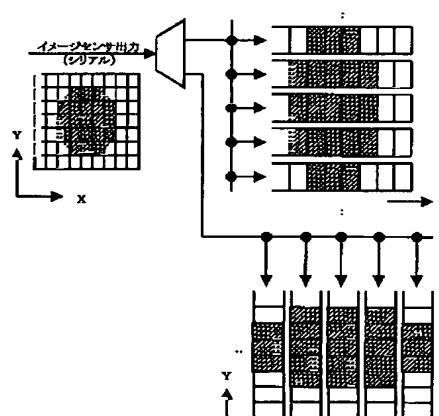
【図2】



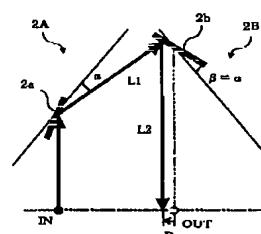
【図9】



【図3】

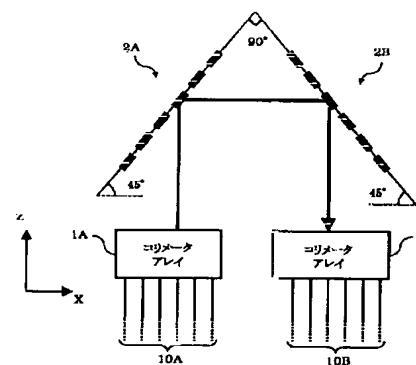


【図12】

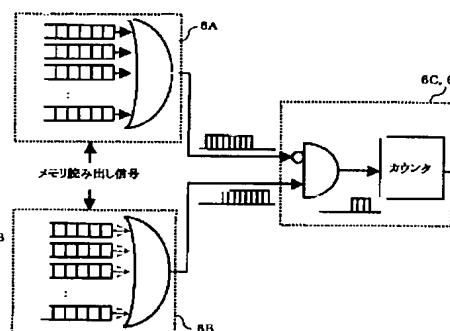


(26) 02-236264 (P2002-236264A)

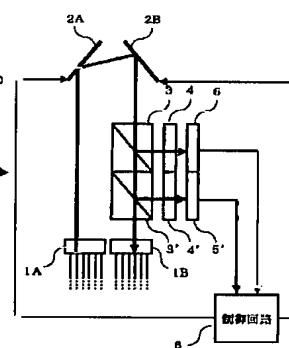
【図4】



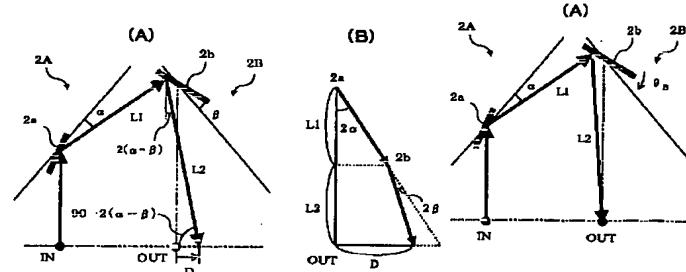
【図5】



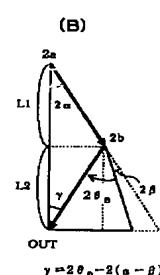
【図13】



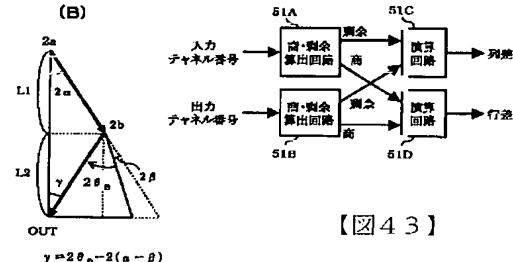
【図6】



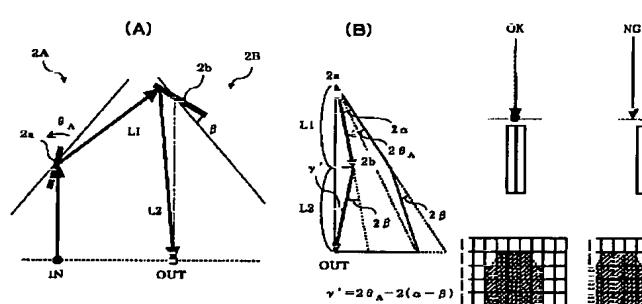
【図7】



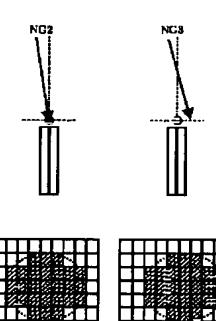
【図42】



【図8】



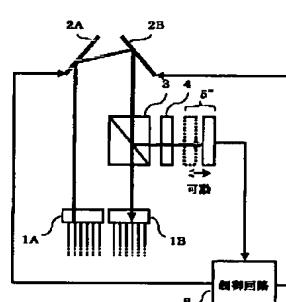
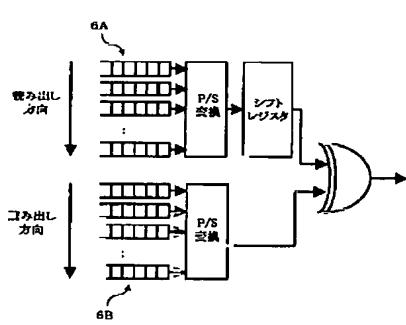
【図10】



【図11】

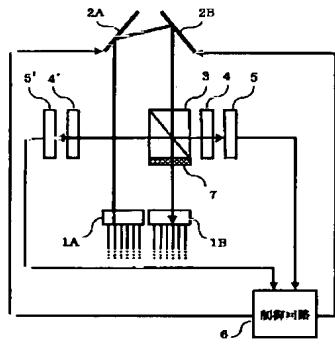
【図17】

【図44】

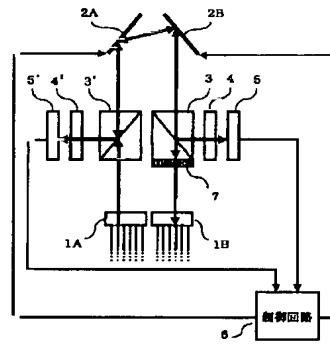


(27) 02-236264 (P2002-236264A)

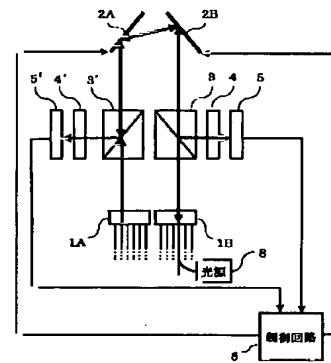
【図14】



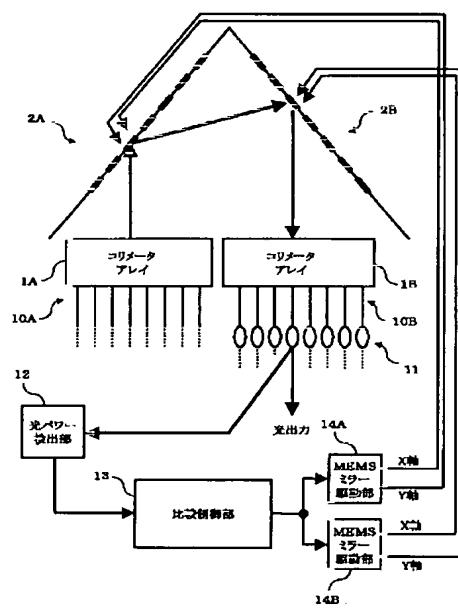
【図15】



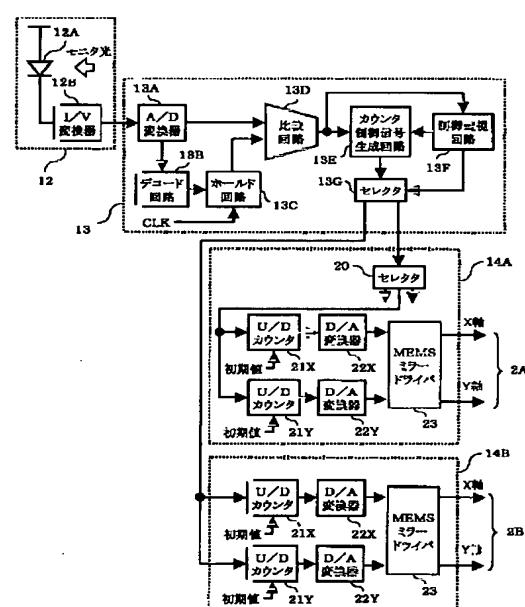
【図16】



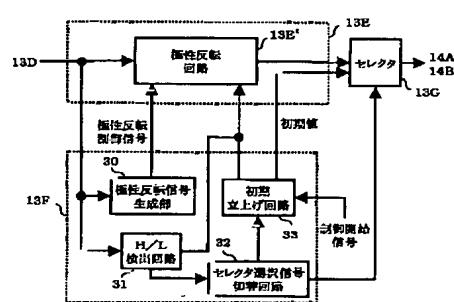
【図18】



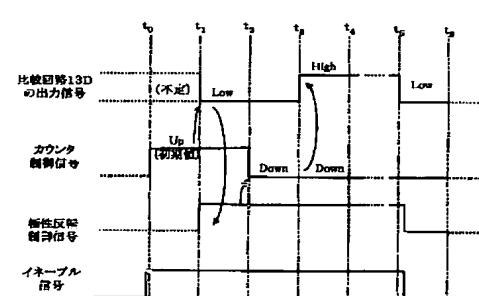
【図19】



【図21】

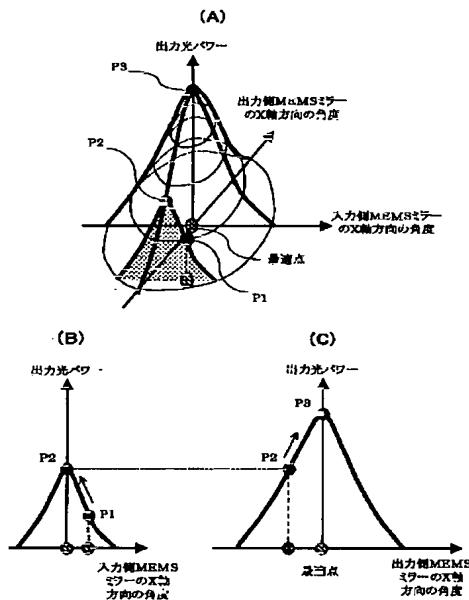


【図22】



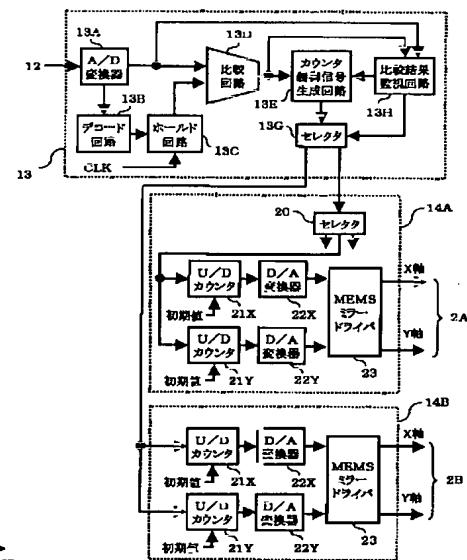
(28) )02-236264 (P2002-236264A)

【図20】



〔図2.4〕

【図23】



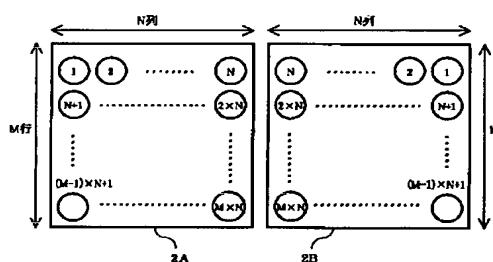
【図27】

The diagram illustrates the control logic for the 13D-13E mechanism. It starts with input signals 12A, 12B, and 12C entering a logic block labeled 'A/D' and '三段階'. The output of this block goes to a '比較回路' (Comparison Circuit) labeled 13D. The output of 13D goes to a '比較符号発信回路' (Comparison Symbol Output Circuit) labeled 13I. The output of 13I goes to a 'カウタ' (Counter) labeled 13E, which then outputs to a '制御信号生成回路' (Control Signal Generation Circuit). A '初期化' (Initialization) signal is also present. The 'CLK' signal is used as a clock for the counter. The 'ホールド回路' (Hold Circuit) receives signals 12A and 12B. The 'イキーブル信号' (Key Pulse Signal) is generated by the '13C' block. The 'CPU' block receives signals 34 and 35, and outputs signals 36, 37, and 38. The 'CPU' also receives a '初期上げ回路' (Initial Upward Circuit) signal and a '制御開始信号' (Control Start Signal). The 'H/L 検出回路' (H/L Detection Circuit) receives signal 31, and the 'セレクタ選択信号' (Selector Selection Signal) receives signals 32 and 33.

【図26】

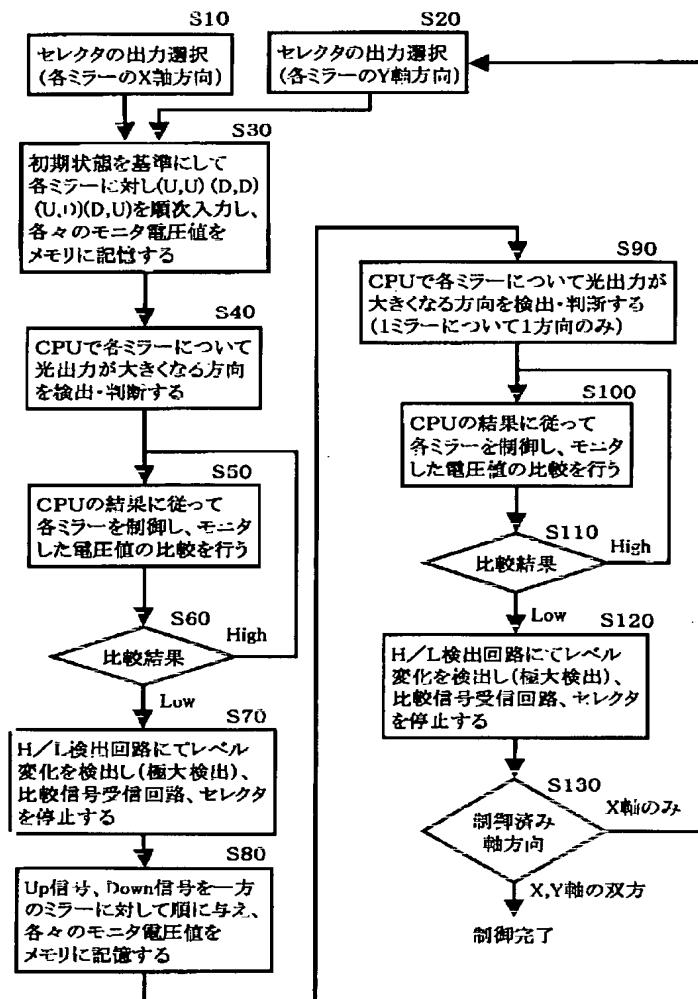
(图28)

〔図30〕

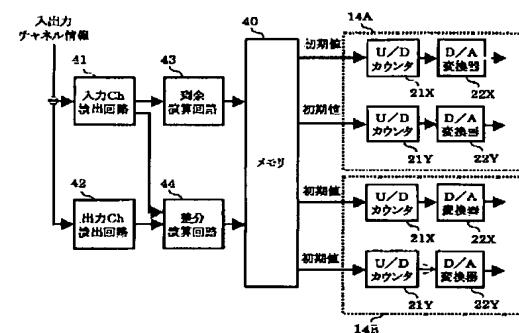


(29) 102-236264 (P2002-236264A)

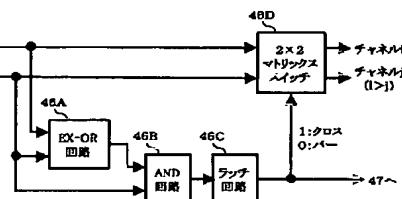
【図25】



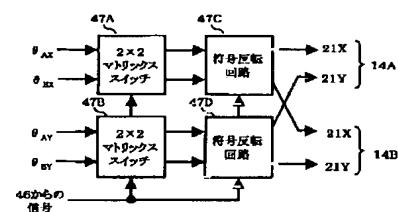
【図29】



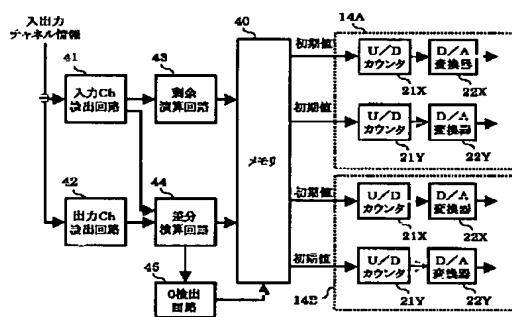
【図34】



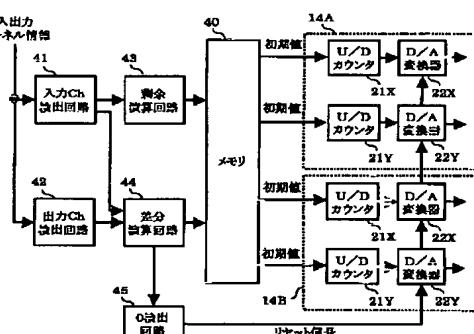
【図35】



【図31】

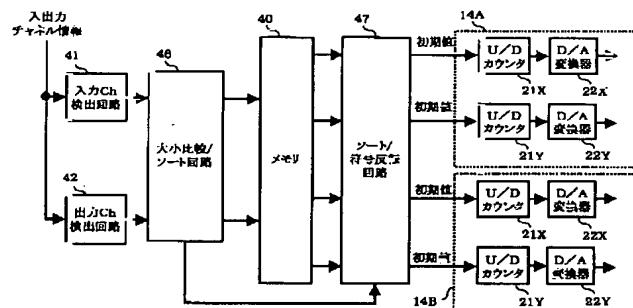


【図32】

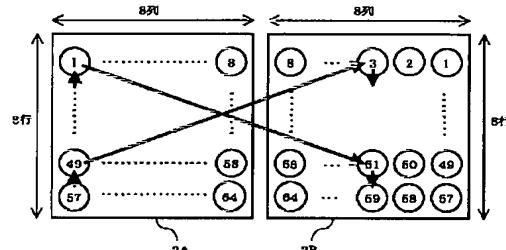


(S0) 02-236264 (P2002-236264A)

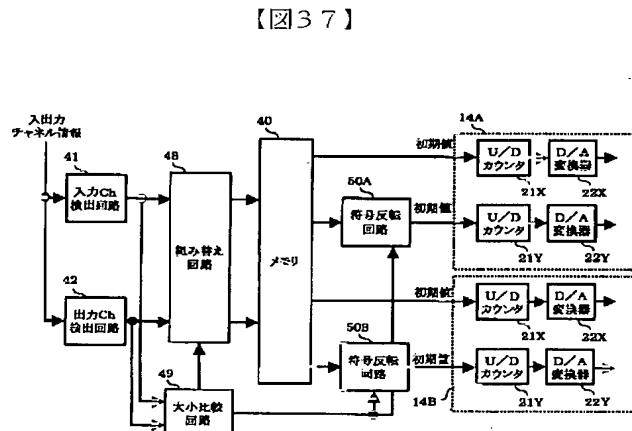
【図33】



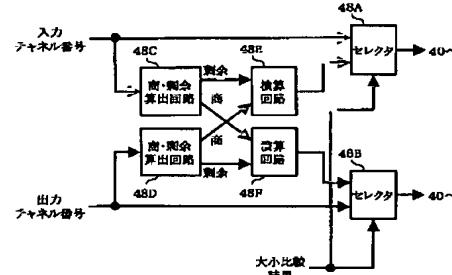
【図36】



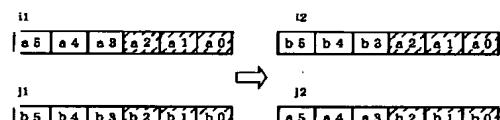
【図38】



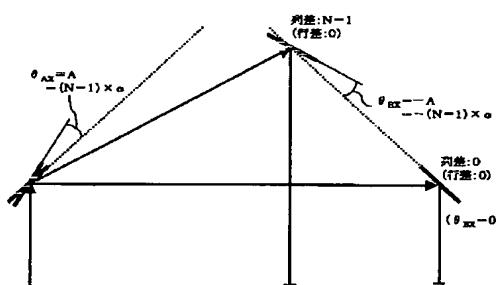
【図39】



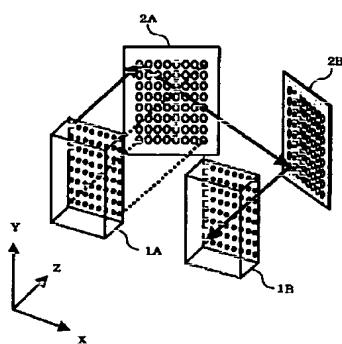
【図40】



【図45】

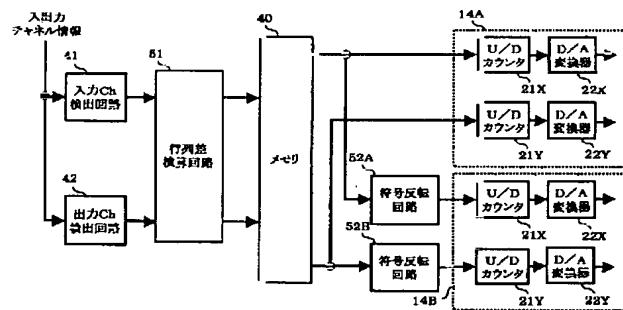


一般的な3次元型の光信号交換機の構成例

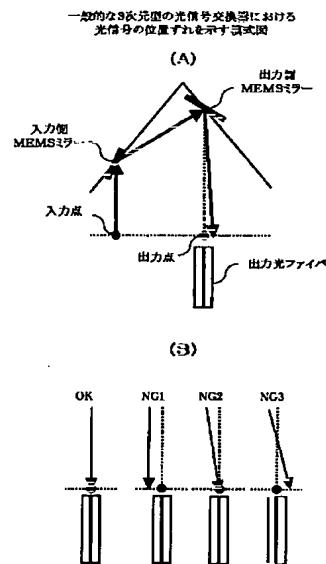


(B1) 02-236264 (P2002-236264A)

【図4.1】



【図4.6】



フロントページの続き

F ターム(参考) 2H041 AA12 AB14 AC04 AZ00 AZ03  
 AZ06  
 5K002 BA02 BA21 DA13 GA07  
 5K069 AA02 DB33 EA24 EA27